

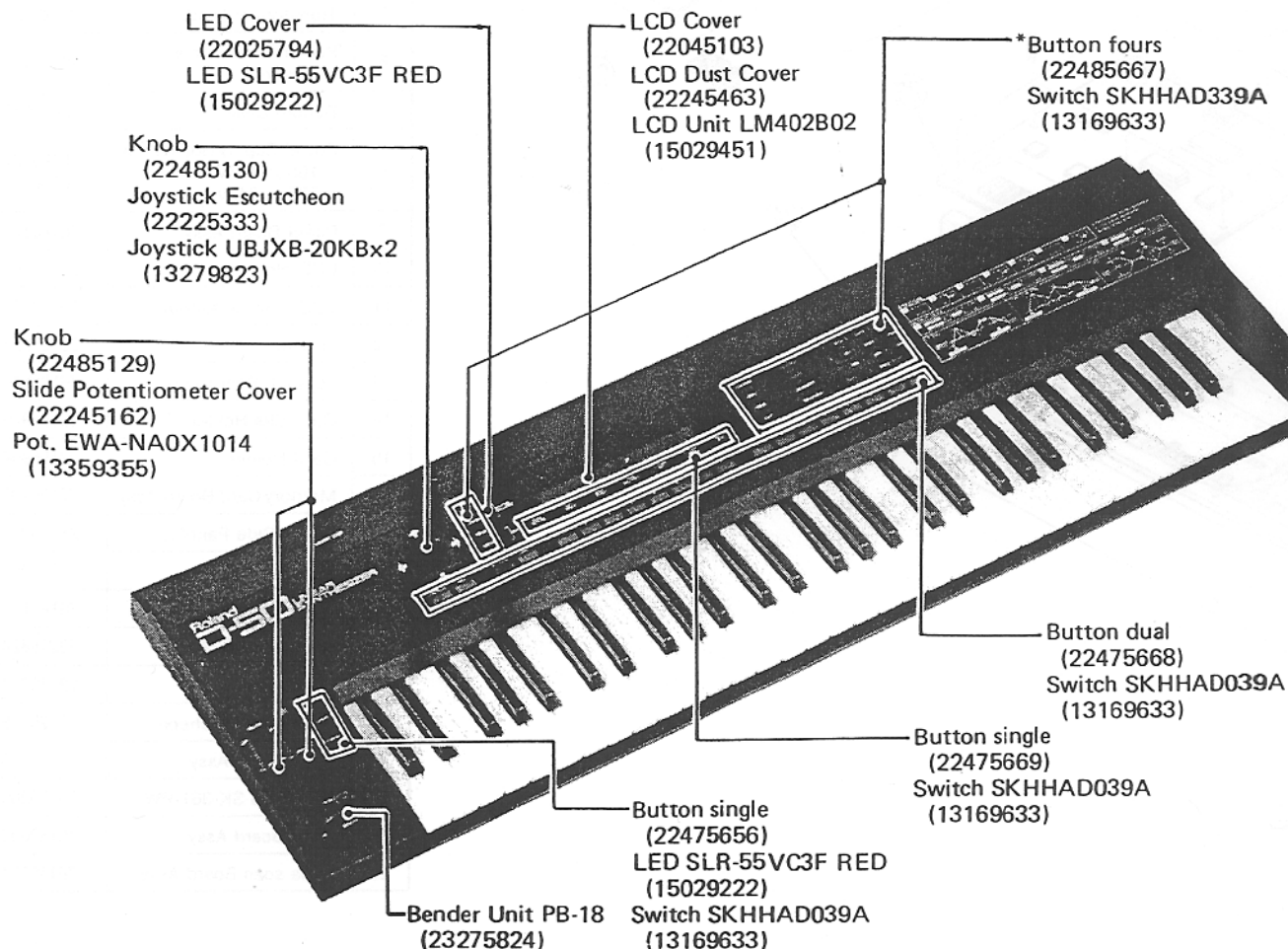
D-50

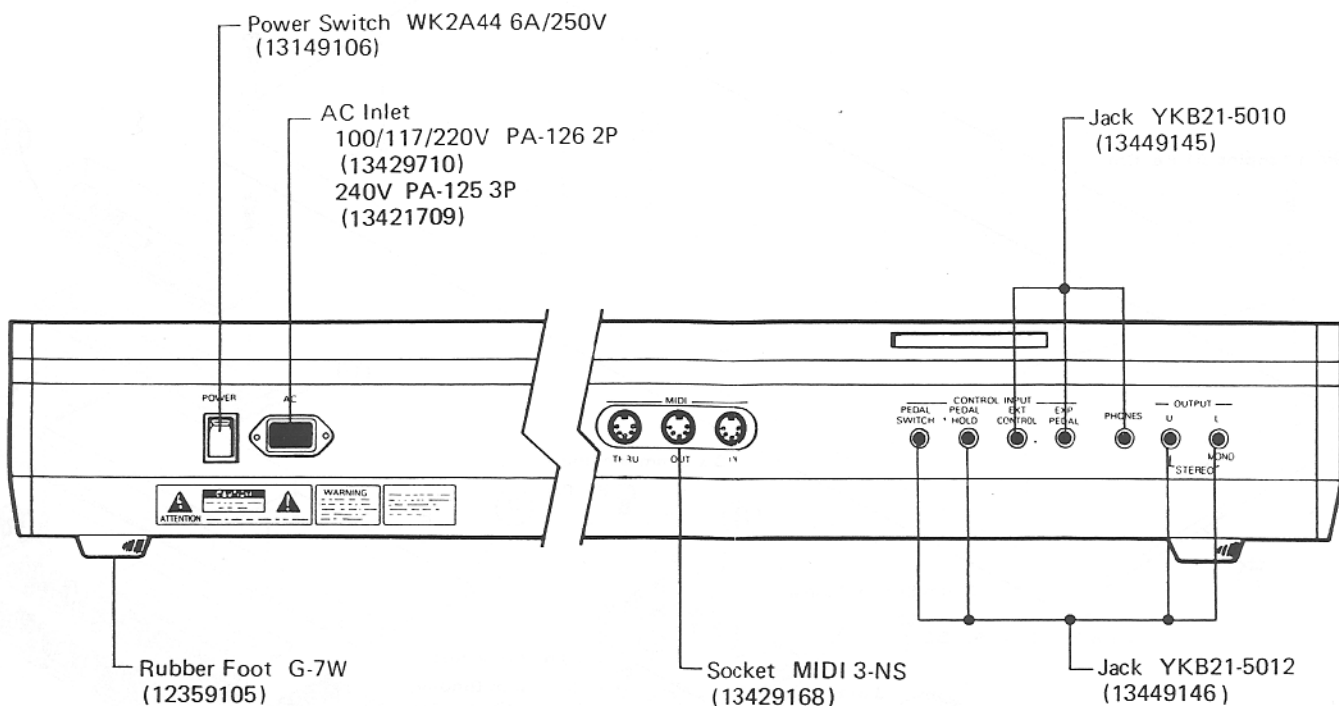
SERVICE NOTES

First Edition

SPECIFICATIONS

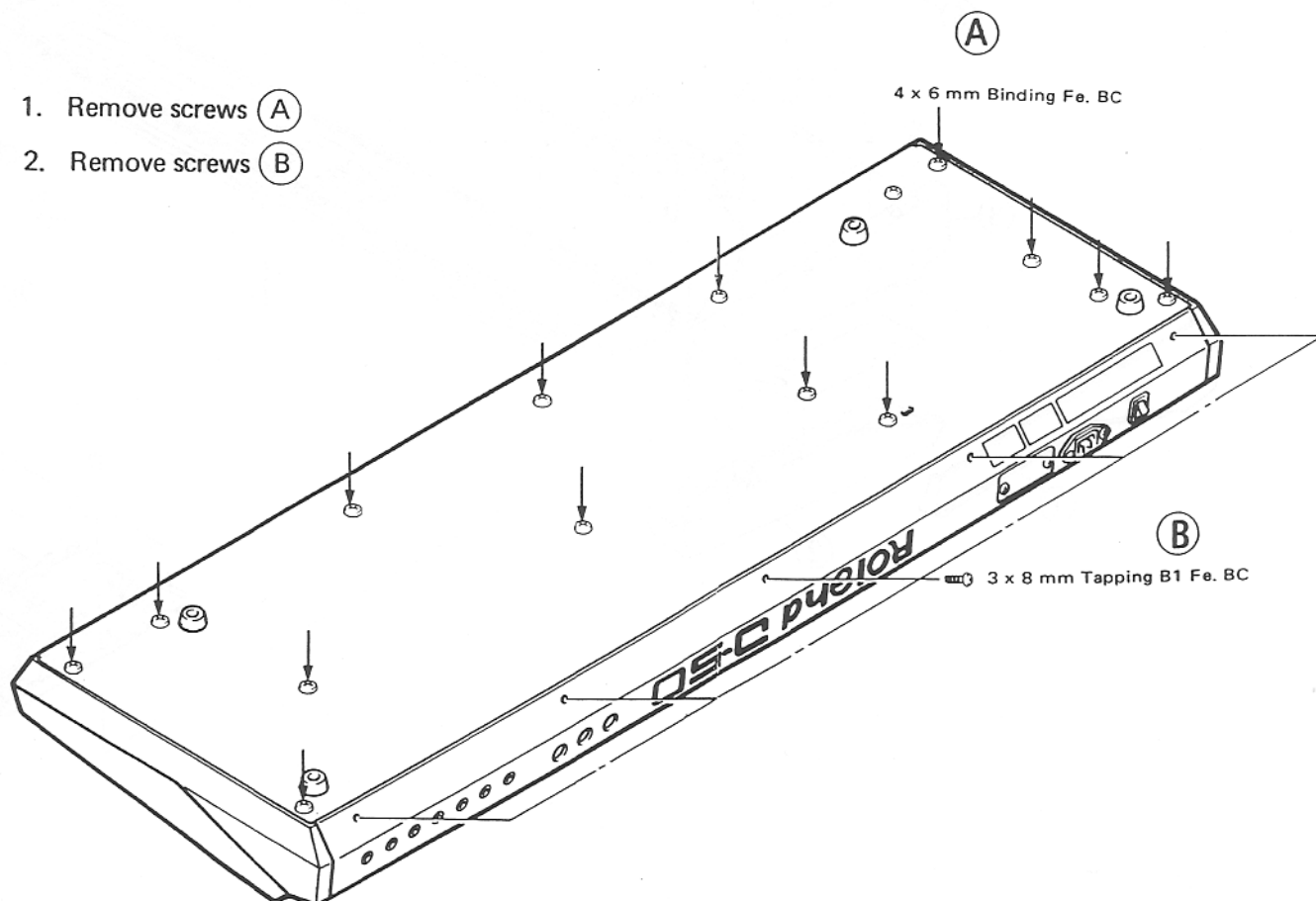
KEYBOARD	.61 key, 5 octave, C scale with Velocity and Aftertouch
TUNE	MASTER TUNE ±50 cents
	FINE TUNE ±50 cents
PITCH MODULATION	LFO ±600 cents
	ENV ±2400 cents
	BENDER ±2400 cents
	AFTERTOUCH ±2400 cents
ENV TIME	PITCH T1 - T4 9ms - 9s
	TVF T1 - T5 4ms - 80s
	TVA T1 - T5 4ms - 80s
LFO	RATE 0.0004 - 27Hz
	DELAY TIME 0 - 10s
CHORUS LFO	RATE 0.098 - 20Hz
OUTPUT	AUDIO -4.0dBm
	PHONES 8 - 150Ω Stereo
POWER CONSUMPTION	.22W, 15W (Japan)
DIMENSIONS	.974(W) x .332(D) x .094(H) mm
	38-3/8" x 13-1/6" x 3-11/16"
WEIGHT	10.5 kg/23 lb 2 oz
ACCESSORY	MEMORY CARD (ROM) PN-D50-00 (12379401)



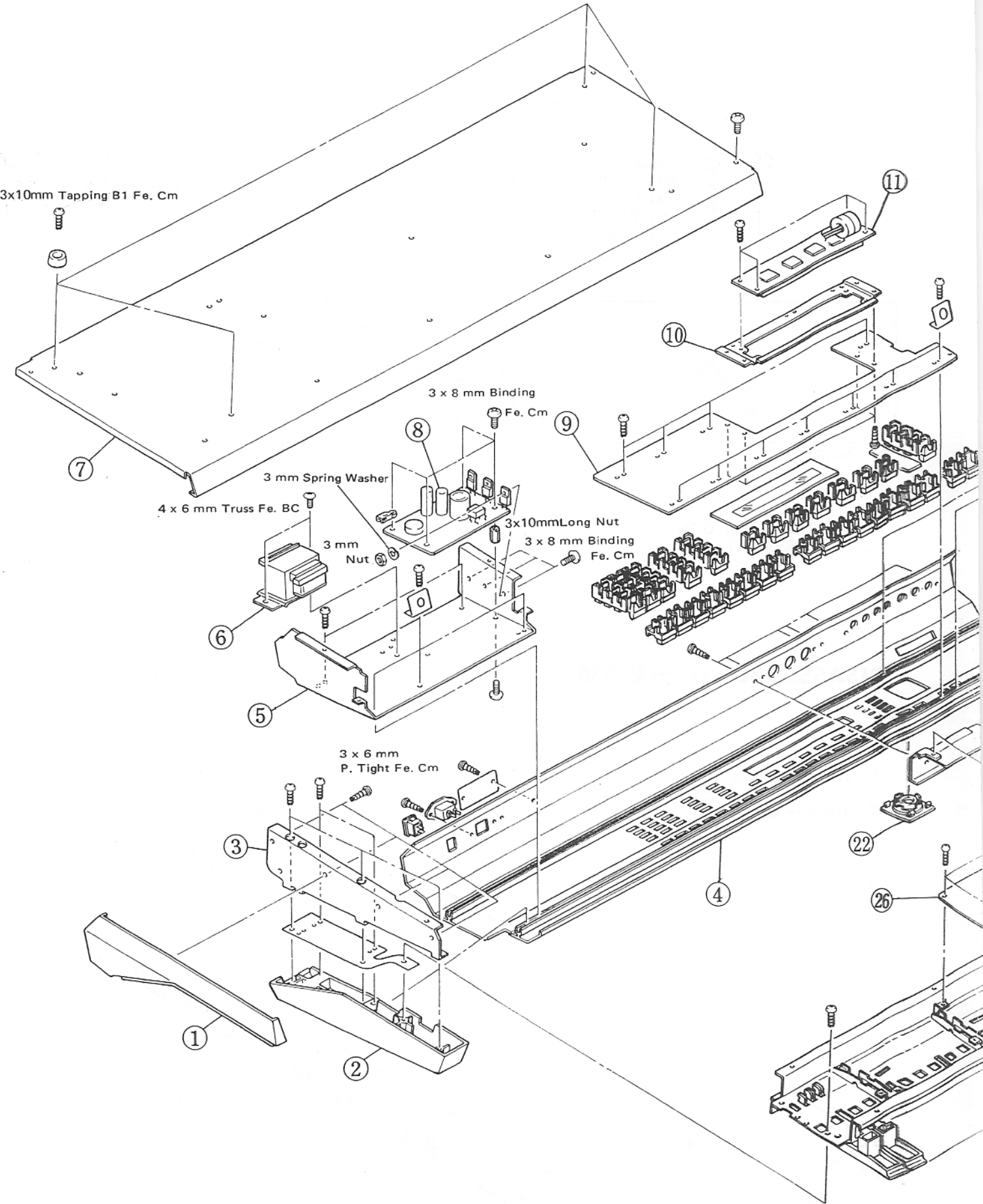


DISASSEMBLING / 分解手順

1. Remove screws (A)
2. Remove screws (B)



3x10mm Tapping B1 Fe. Cm

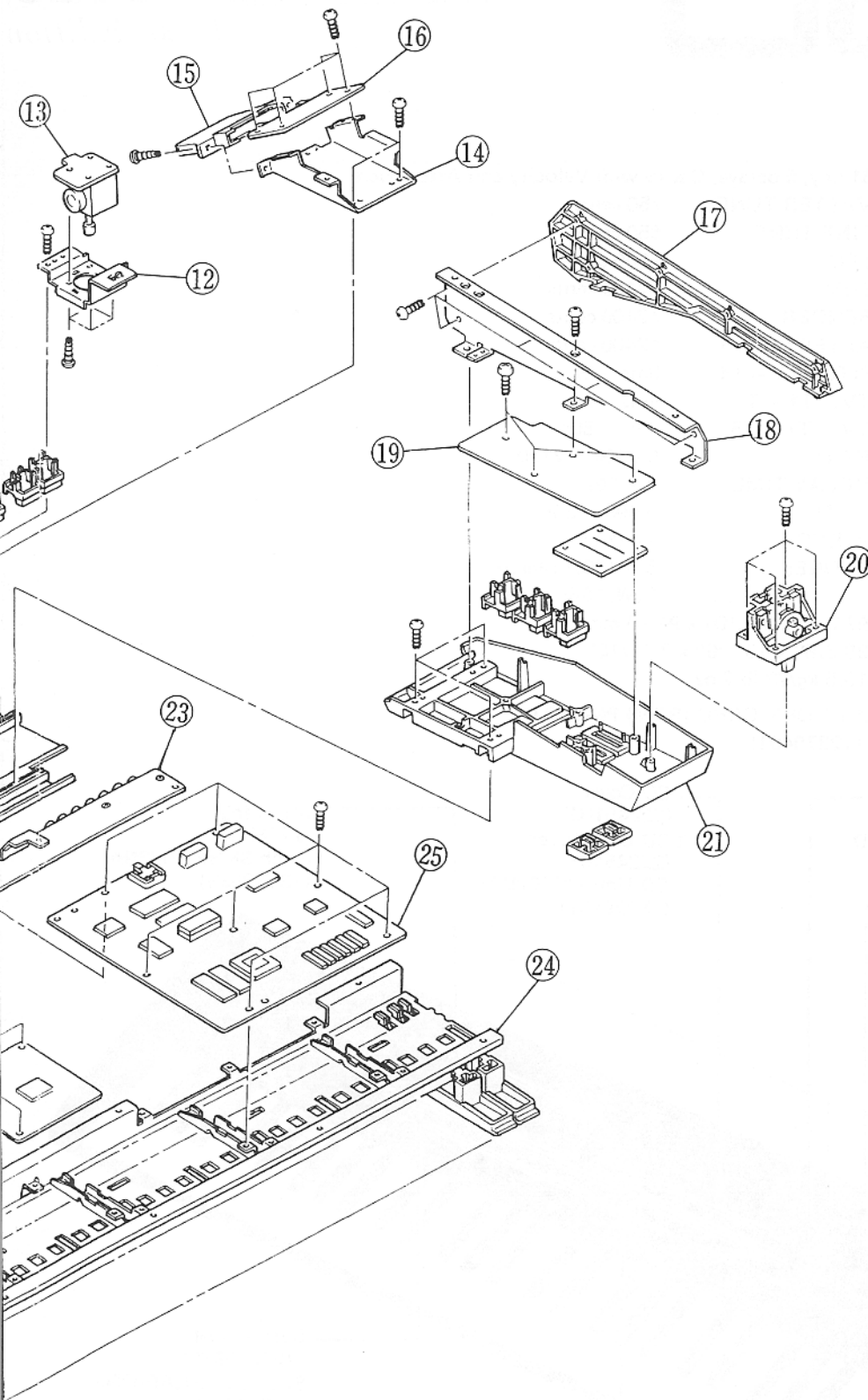


tapping B1 Fe Cm.

All screws holding plastics (side panels, bender panel, etc.) are 3 x 8 mm P. Tight Fe Cm.

全て3×8mm Tapping B1 Fe Cm

側板やベンダー・パネル等のプラスチックに止めるビス類は全て3×8mm P.TIGHT Fe Cm



No.	PART NAME	PART No.
1	Lower Side Panel R	21125282
2	Side Panel R	22215783
3	Side Holder R	22195956
4	Front Panel	22215546
5	Transformer Holder	22195950
6	Power Transformer universal	22455480U0
7	Bottom Case	22815588
8	Power Supply Board Assy 100 / 117V 220 / 240V	76180161 76180164
9	Panel Board Assy	76180120
10	LCD Holder	22195952
11	LCD Unit(LM402B02)	15029451
12	Joystick Holder	22195953
13	Joystick Board Assy	76180140
14	Card Slot Holder	22195925
15	Card Holder	22195954
16	Memory Card Board Assy	76180130
17	Lower Side Panel L	21125281
18	Side Holder L	22195955
19	Bender Board Assy	76180110
20	Bender Unit PB-18	23275824
21	Bender Panel	22215784
22	Joystick Escutcheon	22225333
23	Jack Board Assy	76180100
24	Keyboard SK-361-PW	76180200
25	Main Board Assy	76180090
26	Dyna scan Board Assy	76180161

PARTS LIST

Excluded in this list are the chip components attached to the rear side of Bender, and Jack and Dyna scan boards with a thermo-setting adhesive. These components won't separate by the conventional desoldering method. Alternatively, some of them can be replaced by transitional ones: Isolating them by first cutting the foil patterns and soldering the replacement across the patterns. For these components consult local Roland service representatives. Chip components on the part side of Main board are replaceable.

Components such as resistors and capacitors not listed in this list are recommendably replaced by locally available ones in the manner as described above.

チップ部品について

交換可能な部品以外は、パーツ・リストから除外しています。

交換の際は、下記の処置を行って下さい。

- ・ベンダー・ボード、ジャック・ボードやダイナスキャン・ボードのパターン面のチップ部品は、接着されているため取り外すことができません。したがって IC や抵抗アレイなどの交換の際は、基板交換となります。ただし、抵抗、コンデンサーやダイオードなどは、チップ部品の両端をパターン・カットした後、通常のパーツで代用してください。
- ・メイン・ボードの部品面にハンダ付けされているチップ部品は、取り外すことができますが、特殊なチップ部品を除き通常のパーツで代用してください。

CASING

22215546	Front Panel
22215783	Side Panel R
22215784	Bender Panel
22025794	LED Cover
22045103	LCD Cover
22245463	LCD Dust Cover
22245162	Slide Potentiometer Cover
22225333	Joy Stick Escutcheon
21125281	Lower Side Panel L
21125282	Lower Side Panel R
22815588	Bottom Case
12359105	Rubber Foot G-7W

BUTTON/KNOB

22485130	Knob	joy stick
22485129	Knob	VOLUME
		AFTERTOUCH
22475669	Button (single)	KEY MODE, etc.
22475667	*Button	0, 2, 5, 8 (set), etc.
22475668	Button (dual)	PATCH BANK, etc.
22475656	Button (single)	KEY TRANSPOSE
	With LED window	CHASE
		PORTAMENT

*This type separable into four: replacement single type only.

このボタンは4つに分割可能。したがって、補修品はシングルで供給します。

KEYBOARD

76180200	SK-361-PW	61 key
----------	-----------	--------

*See KEYBOARD PARTS LIST for details.

詳細は鍵盤パーツ・リスト参照。

AC COAD SET (Detachable)

13439825	DC-320-J01	100V
13439812F0	UC-704-J01	117V
13439813F0	EC-210-J06	220V
13439846	BH-301-J0f1	240V England
13439814F0	SC-415-J06	240V Australian

SOCKET

13429710	PA-126 2P AC Inlet	100/117/220V
13421709	PA-125 3P AC Inlet	240V
13429168	MIDI 3-NS (triplet)	MIDI IN/OUT/THRU
13449145	YKB21-5010 (stereo)	PHONES, EXP PEDAL, EXT CONTROL
13449146	YKB21-5012 (mono)	OUTPUT (U/L),
		PEDAL SW, PEDAL HOLD
13429534	ICE-286-S-TG	EP-ROM

SWITCH

13169633	SKHHAD039A	bender board
		panel board
13149108	WK2A44 6A/250V	power switch

FUSE

12559411	SD6 315MA	100/117V
12559380	SD6 1.25A-N1	100/117V
12559540	CEE-160MAT BESWICK	220/240V
12559549	CEE-1.25AT BESWICK	220/240V

POWER TRANSFORMER

22455480U0	Power universal	100/117/220/240V
------------	-----------------	------------------

BENDER UNIT

23275824	PB-18
	PB-18 is the same as
	When substituting with
	PB-18 は、PB-13、P
	代用する場合は、コネク

LCD UNIT

15029451	LM402B02 with EL
	No replacement for i
	補修品はユニット単位

PCB ASSEMBLY

76180090	Main Board (PCB 22)
	*Check PROM and C
	MATION. Specify t
	メイン・ボードを発売
	認し、必要なバージョ
76180100	Jack Board (PCB 22)
76180110	Bender Board (PCB 22)
76180120	Panel Board (PCB 22)
76180130	Memory Card Board
76180140	Joy Stick Board (PC
76180150	Dyna Scan Board (P
76180161	Power Supply Board
76180164	Power Supply Board

*Difference between a replacement for voltage when order

電圧による違いはヒューズにります。この際は、ヒューズ

POTENTIOMETER

13279823	UBJXB-20KB x 2
(trimmer)	
13299202	EVN-D4AA00B23
13299197	EVN-D4AA00B15
(slide)	
13359355	EWA-NAOX10B14

THERMISTOR

15229908	SDT-1000
----------	----------

INDUCTOR

12449273	BL03RN2-R62
12449294	BL03RN2-R62T2
12449291	BL02RNI-R62
12449301	SN3-300 20μH

FILTER

22445293	TFB-3 fc=14.5KHz
12449299	ESD-R-19D
12449298	ESD-R-25D
13529149	ELXTV103EA

PB-13, PB-14. Difference is wiring system only.
If another type, be sure to reconnecting lead wires.

PB-14とユニット本体は同じです(ワイヤリング、コネクタは異なる)。
タービンの配置を確認の上、ワイヤリングをつなごうて下さい。

PCB and wirings
individual parts.

25445)
CPU for reversion number by referring to CHANGE INFORMATION when ordering. (Incompatible problem might occur.)
際は、変更案内を参照の上、CPU および PROM のバージョンを確認を明記して下さい(バージョンによっては互換性はありません)。

25446)
2925446)
25448)
PCB 22925448)
22925448)
3 22925449)
00/117V (PCB 22925447)
20/240V (PCB 22925447)

versions: Only in fuse system. Any version can be supplied as particular voltage order, with correct fuses. Specify the line g.

ズの値のみで、補修用には異なった電圧のものが供給されることもあ
ーズが適当な値のものに取り替えられているか確認してください。

joy stick

2k Ω
100k Ω LCD
D/A

VOLUME, AFTERTOUCH

dyna scan board
main board
jack board
power board
main board
dyna scan board

LC filter
data line filter
data line filter
jack board

OPTOISLATOR

15229718	6H137	jack board
----------	-------	------------

CRYSTAL

12389774	HC49/U-70	32.768MHz	synthe chip
12389765	TQC-226A-6R	12MHz	CPU

RESISTOR ARRAY

13919185	RKM6L 103F 10k \times 6		
(chip)			
15399910	MNRDM8-JX682E	6.8k \times 8	main board
15399908	MNRDM2-JX153E	15k \times 2	main board
15399907	MNRDM4-JX153E	15k \times 4	main board
15399906	MNRDM8-JX153E	15k \times 8	main board

CAPACITOR ARRAY

13529141	CN309E220K	22P \times 8
----------	------------	----------------

CAPACITOR

13529132	RPE132-901F104Z25	0.1 μ F 25V	ceramic
13529143	DD306-F104Z25	0.1 μ F 25V	ceramic
13519452	DD306-959F104Z25	0.1 μ F 25V	ceramic
13659216M0	ECE SIEV682K	6800 μ /25V	
13639195J0	SME35VB2200	2200 μ /35V	
13529104	DE7150F472MVA1		line bypass

IC

(main board)		
15179261	μ PD78312-07	CPU
15179266	μ PD78312-022	CPU

*See CHANGE INFORMATION and specify revision number, when ordering, to prevent incompatible problem.

発注の際は、変更案内を参照の上、適切なバージョンを明記して下さい(互換性の確認)。

15229851	M887136	sythe chip
15179835	TC532000-7469Z	PCM ROM (A)
15179836	TC532000-7470Z	PCM ROM (B)

15179798	M8M27C512	PROM
----------	-----------	------

*See CHANGE INFORMATION and specify revision number, when ordering, to prevent compatible problem.

発注の際は、変更案内を参照の上、適切なバージョンを明記して下さい(互換性の確認)。

15179369	HM6264ASP	SRAM
15179374H0	HM62256LP	SRAM
15179380	μ PD41416	DRAM
15219162	PCM54	D/A Converter
15229842	M887137	chorus chip
15229849	HG61H25B18F	gate array
15229848	μ PD65005G-062	gate array
15229866	M887126-006	reverb chip
15259701T0	TC74HC00F-T2	quad 2-input NAND gate
15259709T0	TC74HC10F-T2	triple 3-input NAND gate
15259740T0	TC74HC139F-T2	dual 2-to-4 line decoder
15259757T0	TC74HC174F-T2	hex D-type flip flop with clear
15259102	μ PD4066BG	quad bilateral switch
15289106	M5238FP	low noise OP amp (dual in line)
15289105	μ PC4570G	low noise OP amp (dual in line)
15289110	μ PC4062G	J-FET OP amp (dual inline)

(dyna scan board)		
15179343S0	LC3517AS-12	SRAM
(power board)		

DIODE

15019125	1SS133	panel board
150196120X	0.5-5.1X	zener
15019281	1SR35-100A T-93	100V 1A
150192455N	S1VB10	100V 1A rectifier
15019272	2B4B41	100V 2A bridge rectifier
(chip)		
15339103	MA153	main board
15339105	DAN202K	main board
(LED)		
15029222	SLR-55VC3F red	bender board
		panel board

HOLDER

12199570	BBH-1 Battery Retainer	main board
22195925	Card Slot	card board
22195954	Card	
22195953	Joy stick	
22195952	LCD	
22195889	*MIDI	
22195951	*Jack	
22195955	Side L	
22195956	Side R	
22195950	Power transformer	power supply board
	*Attaching parts to Jack board.	
	ジャック・ボード付属品	

CONNECTOR

(straight type)			
13439260	5267-03A	3P	wafer assy
13439263	5267-06A	6P	wafer assy
13439264	5267-07A	7P	water assy
13439523	5138-08APB	8P	black type
13439522	3024-08CHPB	8P	white type
13439326	5219-02A	2P	power board
13439306	5566-06A	6P	power board
(straight type)			
13439332	1L-S-5P-S2T2-EF	5P	connector pin head
13439335	1L-S-6P-S2T2-EF	6P	connector pin head
13439296	1L-S-7P-S2T2-EF	7P	connector pin head
13439297	1L-S-8P-S2T2-EF	8P	connector pin head
13439345	1L-S-9P-S2T2-EF	9P	connector pin head
13439337	1L-S-13P-S2T2-EF	13P	connector pin head
13439339	1L-S-15P-S2T2-EF	15P	connector pin head
(right angle type)			
13439349	1L-S-4P-S2L2-EF	4P	connector pin head
13439351	1L-S-6P-S2L2-EF	6P	connector pin head
13439354	1L-S-9P-S2L2-EF	9P	connector pin head
13439359	1L-S-14P-S2L2-EF	14P	connector pin head
13439364	1L-FPC-5S-4-SILI		aftertouch flat cable
13429191			memory card

MISCELLANEOUS

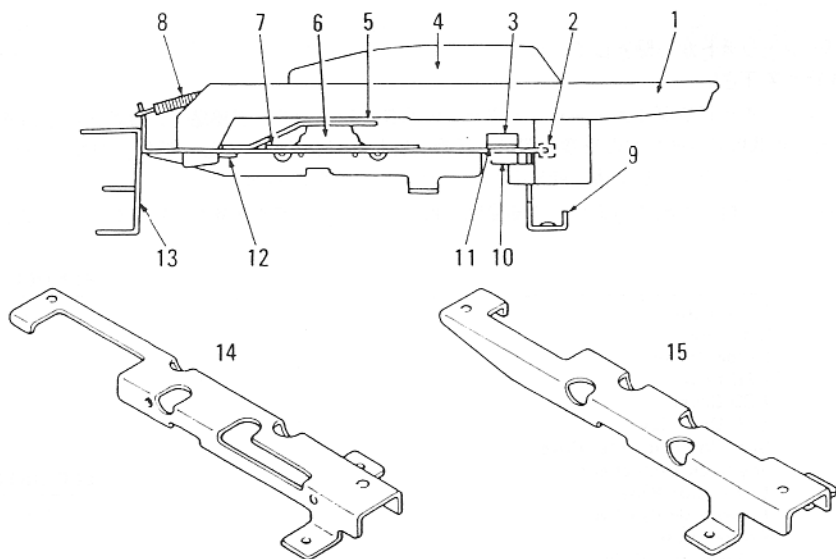
23455314	Grounding Reaf	
22345219	Insulating Shield	
22255250	Shield Paper	jack board
22255252	Shield Paper	side pabel R
		main board

BATTERY

12569249	CR2032 Leadless	lithium
----------	-----------------	---------

MEMORY CARD

12379401	PN-D50-00 ROM	accessory
----------	---------------	-----------


KEYBOARD
76180200

SK-361-PW

61 keys, with Velocity and Aftertouch

No.	PART No.	PART NAME	No.	PART No.	PART NAME
1	22575213	Natural key A	7	7616125000	Key Switch Assy (29P)
	22575214	Natural key D		7618024000	Key Switch Assy (32P)
	22575215	Natural key G	8	22175176	Key Spring (natural)
	22575216	Natural key C, F		22175177	Key Spring (sharp)
	22575217	Natural key E, B	9	22815575	Chassis
	22585218	Natural key C', F'		22265403	Stop Felt
2	22155716	Guide Bushing	11	23165676	Aftertouch Assy
3	22265451	Step Felt	12	22135415	Key Stopper A (long)
4	22575212	Sharp Key		22135416	Key Stopper B (middle)
5	22245144	Switch Cover (29P)		22135417	Key Stopper C (short)
	22245145	Switch Cover (32P)	13	22125572	Angle
6	22185218	Key Switch (12P)	14	22125569	Angle D
	22185219	Key Switch (13P)	15	22125570	Angle E

CHANGE INFORMATION

SOFTWARE REVISION

(CPU, PROM and Owner's Manual)

Since the introduction of the D-50 PROM (IC22, Main board) and CPU (IC25, Main board) have been revised for implementing improvements and new features. The table below lists the revisions and key improvements so far done as of this note.

ROM revision 2.00 involves a CPU change and both ICs are software incompatible with their predecessor(s), respectively.

ROM revision 2.10 gives the D-50 new features which cause a release of new edition of Owner's Manual to describe the new functions.

The Roland makes new features available to early users (Ver. 1.07 or below) by providing ROM Ver. 1.10 that contains the new features as well as the updates.

PROM Ver.	CPU	What is improved
1.04	μ PD-78312G-017 15179261	
1.05		Increased output level.
1.06		Changing PATCHES sometimes also changes OUTPUT MODES ; Ver. 1.06 cures this problem. There is no audible difference between CHORUS types 5 and 6 ; Ver. 1.06 contains modified 5.
1.07		Reduced noise in chorus sounds. The effect of KEYFOLLOW on TVF ENV DEPTH is opposite to what designed. Ver. 1.07 cures this problem.
1.10		For replacement use only. When a customer having Ver. 1.0X wants updated feature as described for Ver. 2.10 in this table, use. 1.10.
2.00	μ PD-78312G-022 15179266	Increase arithmetic operation speed by employing new CPU.
2.10		Change the way of setting separate channel. Add the following features. <ul style="list-style-type: none"> • Program Change Number can be transmitted. • Patch Dump can be made through exclusive message. • Portamento and Hold effects can be given independently on each tone in DUAL KEY MODE.

Replacement Considerations

Ver. 1.07 and below

Use Ver. 1.10 when adding new features found on Ver. 2.10. In this case the user should be informed of the new features by the supporting documents (A supplementary Owner's manual and edit map).

μ PD-78312G-017 cannot be replaced by -022 type.

ROM Ver. 1.10 or below cannot be replaced by Ver. 2.00 or up.

Ver. 2.00

Use Ver. 2.10 when adding new features. In this case the user should be informed of the new features by the supporting documents (A supplementary Owner's manual and edit map).

変更案内

ソフトウェアのバージョン・アップ

D-50 では、発売後下記に示すプログラム変更があり、CPU(IC25) および PROM(IC22) のバージョン・アップが行なわれています。

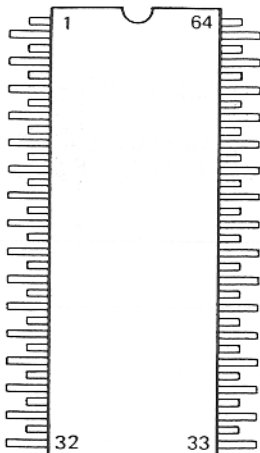
PROM Ver.2.00 以降の変更は、CPU の変更を伴っており、PROM や CPU は以前のものと互換性がありません。交換の際は組み合わせに注意するとともに、発注の際はバージョン・ナンバーを必ず明記して下さい。

PROM Ver.	CPU	改 良 点
1.04	μ PD-78312G-017 15179261	
1.05		出力レベルを上げる
1.06		パッチを切り換えた時、アウトプット・モードの設定が変わることがある、これを修正 コーラス・タイプの5と6が同一内容、5を変更
1.07		コーラスのノイズ対策 TVF ENV デプス・キーフォローの変化逆、これを修正
1.10		スペックのバージョン・アップ対策用（補修専用） Ver.2.10 と同スペック
2.00	μ PD-78312G-022	演算処理の高速化
2.10	15179266	スペックのバージョン・アップ 1)セバレート・チャンネルの設定の仕方変更。 2)プログラム・チェンジ・ナンバーの送信機能追加。 3)エクスクルーシブ・メッセージによるパッチ・ダンプの機能追加。 4)キー・モードがデュアルの時、ボルタメントとホールド効果が各トーンごとに独立して設定可能になる。

スペックのバージョン・アップを行なう場合

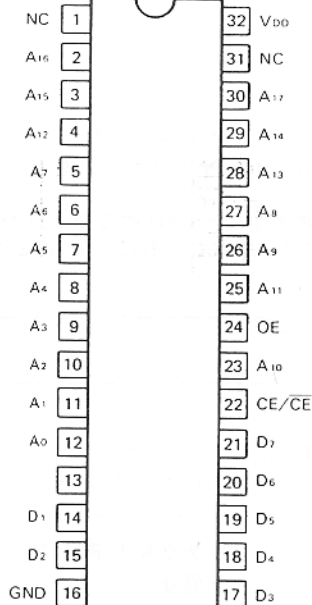
- 1) Ver.1.07までのものは、Ver.1.10 に交換して下さい。
Ver.2.00 のものは、Ver.2.10 に交換して下さい。
- 2) 新しいスペックに関する補足オーナーズ・マニュアルおよびエディット・マップを付けて下さい。

CPU μPD78312



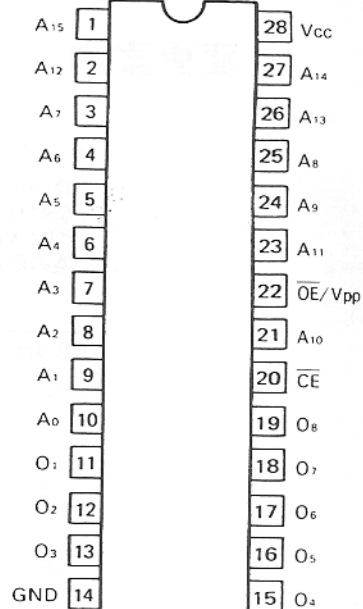
TOP VIEW

PCM ROM A/B TC532000



TOP VIEW

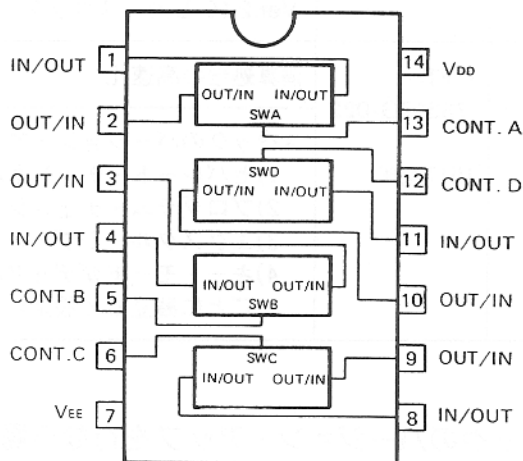
EP ROM MBM27C512



TOP VIEW

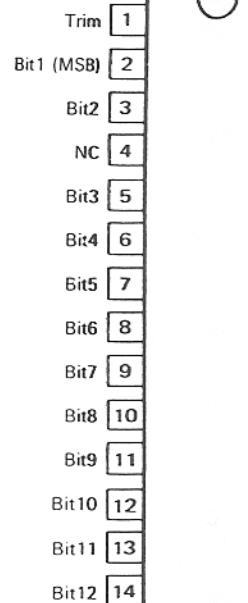
No	NAME	I/O	No	NAME	I/O	No	NAME	I/O	No	NAME	I/O
1	P0.0	O	17	NMI	I	33	AN0	I	49	A14	O
2	P0.1	O	18	INT0	I	34	AN1	I	50	A15	O
3	P0.2	O	19	INT1	I	35	AN2	I	51	EA	I
4	P0.3	O	20	INT2	I	36	AN3	I	52	RESET	I
5	P0.4	O	21	TxD	O	37	AVREF	O	53	RD	O
6	P0.5	O	22	RxD	I	38	AVss	-	54	WR	O
7	P0.6	O	23	SRK	O(NC)	39	P3.4	I/O(NC)	55	ALE	O
8	P0.7	O	24	CTS	I/O	40	P3.5	I/O(NC)	56	AD0	I/O
9	P1.0	I/O	25	RFSH	O(NC)	41	P3.6	I/O	57	AD1	I/O
10	P1.1	I/O	26	P3.0	I	42	P3.7	I/O	58	AD2	I/O
11	P1.2	I/O	27	P3.1	I	43	A8	O	59	AD3	I/O
12	P1.3	I/O	28	P3.2	I	44	A9	O	60	AD4	I/O
13	P1.4	I/O	29	P3.3	I	45	A10	O	61	AD5	I/O
14	P1.5	I/O	30	X1	I	46	A11	O	62	AD6	I/O
15	P1.6	I/O	31	X2	I	47	A12	O	63	AD7	I/O
16	P1.7	I/O(NC)	32	Vss	-	48	A13	O	64	VDD	-

μPD4066BG



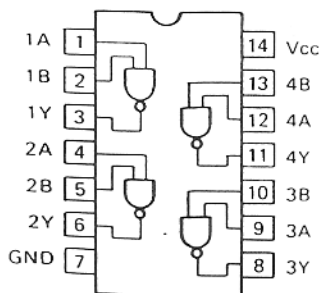
TOP VIEW

D/A CONV PCM5



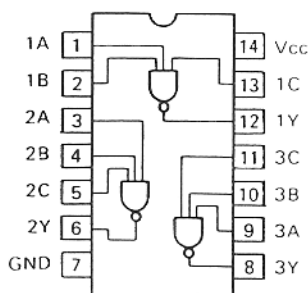
TOP VIEW

74HC00



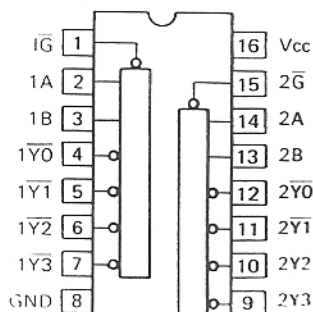
TOP VIEW

74HC10



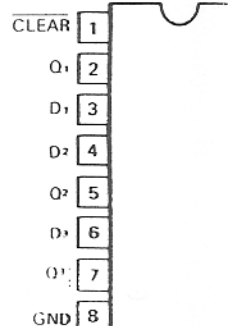
TOP VIEW

74HC139



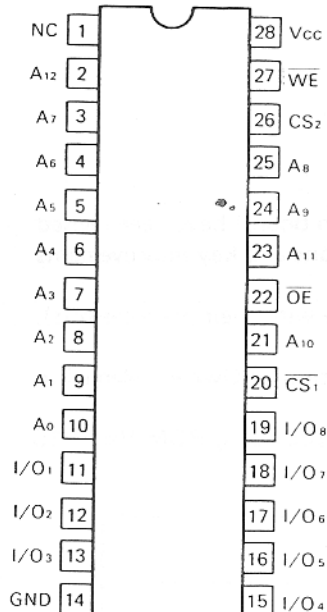
TOP VIEW

74HC17



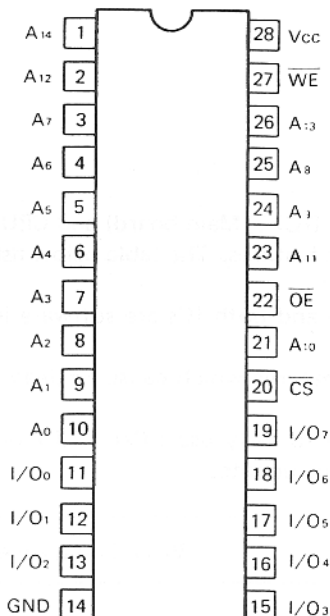
TOP VIEW

S RAM HM6264ASP



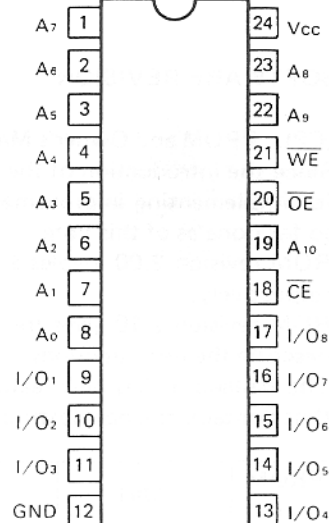
TOP VIEW

S RAM HM62256LP



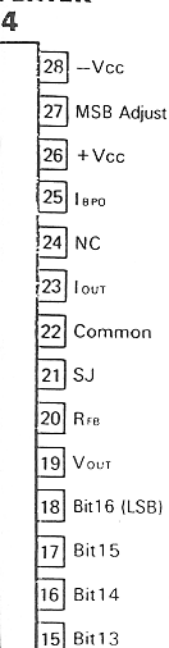
TOP VIEW

S RAM LC3517AS

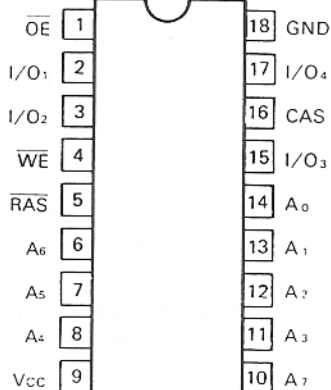


TOP VIEW

VERTER

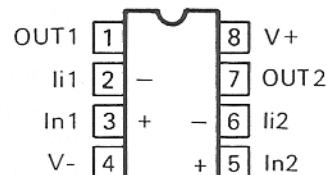


D RAM μPD41416



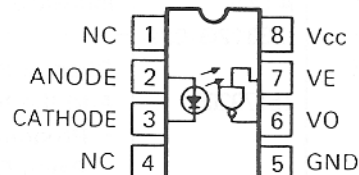
TOP VIEW

μPC4062G μPC4570G M5238FP



TOP VIEW

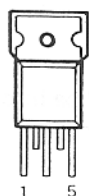
6N137



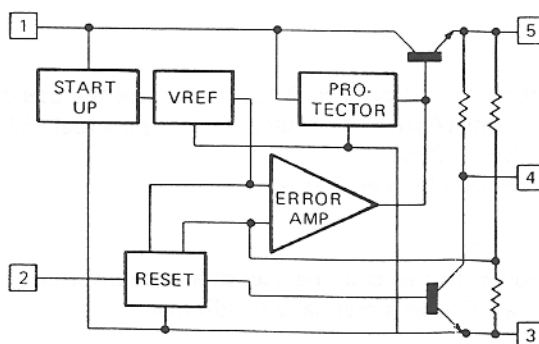
TOP VIEW

L78MR05R

FRONT VIEW



- 1 INPUT
- 2 DELAY CAPACITOR
- 3 GND
- 4 RESET OUTPUT
- 5 OUTPUT



M5F78M12 (M5F79M12)



1. INPUT
2. GND (INPUT)
3. OUTPUT

FRONT VIEW

SYNTHE CUSTOM IC

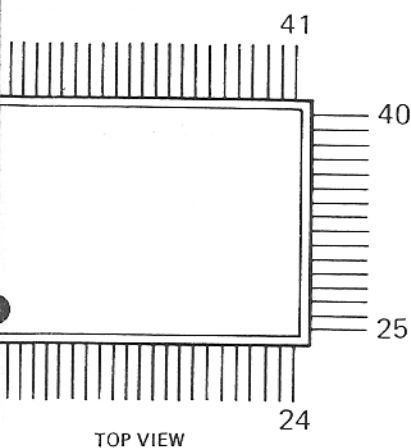
MB87136

34	33	32	31	30	29	28	27	26	25	24	23
35	72	71	70	69	68	67	66	65	64	63	22
36	73				86	85				62	21
37	74									61	20
38	75									60	19
39	76	87							84	59	18
40	77	88							83	58	17
41	78									57	16
42	79									56	15
43	80				81	82				55	14
44	45	46	47	48	49	50	51	52	53	54	13
1	2	3	4	5	6	7	8	9	10	11	12

TOP VIEW

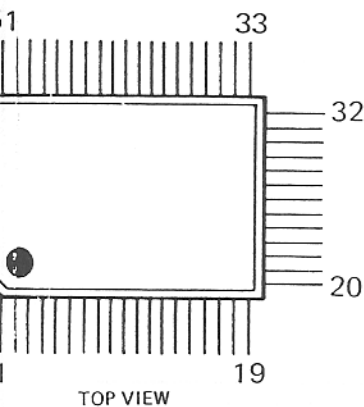
PIN.NO.	PIN NAME	I/O	DESCRIPTION	PIN.NO.	PIN NAME	I/O	DESCRIPTION
1	CS	I	Chip select チップ・セレクト入力端子	44	INT	O	Interrupt output インタラプト 出力端子
2 - 6, 46 - 49,	A0-8	I	Connect to CPU address bus CPU とのアドレス・バス	45	OE	I	Output enable input アウトプット・イネーブル入力端子
7 - 10, 50 - 53,	D0-7	I/O	Connect to CPU data bus CPU とのデータ・バス	75	—	—	Not used 未使用
11 - 14, 54 - 57,	PD0-7	I	Connect to ROM data bus ROM とのデータ・バス	76	X2	I/O	Xtal input 水晶振動子 (32.768 MHz) 接続端子
15 - 26, 58 - 65,	RA0-19	O	Connect to ROM address bus ROM とのアドレス・バス	77	16M	O	Output frequency is one half of master clock マスター・クロックを1回分間した周波数出力
27 - 35, 66 - 72,	O0-15	O	Data output データ・アウトプット・バス	78	CKIN	I	Output frequency is a combination of the master clock and one half of master clock マスター・クロックと1回分間した周波数出力
36 - 37, 73 - 74,	SH0-3	O	Not used 未使用	79	—	—	Not used 未使用
38	—	—	Not used 未使用	80	RD	I	Read pulse input リード・パルス入力端子
39	X1	I/O	Xtal input (32.768 MHz) 水晶振動子 (32.768 MHz) 接続端子	81, 84, 85, 88,	Vss	—	GND
40	32M	O	The same frequency as that of master clock マスター・クロックと同じ周波数出力	82, 83, 86, 87,	VDD	—	+5 V
41	—	—	Not used 未使用				
42	SYI	I	Sync signal input シンク信号入力端子				
43	WR	I	Write pulse input ライト・パルス入力端子				

GATE ARRAY HG61H25B18F



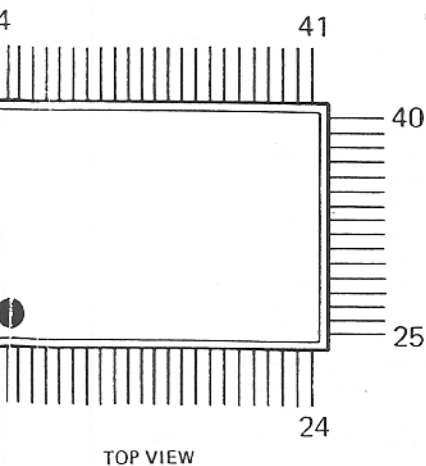
PIN NO.	NAME	I/O	PIN NO.	NAME	I/O	PIN NO.	NAME	I/O	PIN NO.	NAME	I/O
1	SYNT2	O (NC)	21	ALE	I	41	EC	O	61	R2	I
2	IRAM	O (NC)	22	WR	I	42	O0	O	62	R3	I
3	RAM	O	23	RD	I	43	O1	O	63	R4	I
4	A7	O	24	RESET	I	44	O2	O	64	R5	I
5	A6	O	25	A15	I	45	O3	O	65	R6	I
6	A5	O	26	A14	I	46	O4	O	66	R7	I
7	A4	O	27	A13	I	47	O5	O	67	CORUS	O
8	A3	O	28	A12	I	48	O6	O	68	SCK	O
9	A2	O	29	A11	I	49	O7	O	69	SXD	O
10	A1	O	30	A10	I	50	S0	O	70	BUSY	I
11	A0	O	31	A9	I	51	S1	O	71	ERCL	O
12	Vss	-	32	A8	I	52	Vss	-	72	LOAD	I
13	AD7	I/O	33	Vdd	-	53	S2	O	73	Vdd	-
14	AD6	I/O	34	ARS	I (HIGH)	54	S3	O	74	TMB	I
15	AD5	I/O	35	INT1	O (NC)	55	S4	O	75	SINT1	I (LOW)
16	AD4	I/O	36	INT2	O	56	S5	O	76	SINT2	I (LOW)
17	AD3	I/O	37	DSCAN	O	57	S6	O	77	TEST1	I (LOW)
18	AD2	I/O	38	ERAM	O	58	S7	O	78	CLK	I
19	AD1	I/O	39	ERAM	O (NC)	59	R0	I	79	TEST2	I (LOW)
20	AD0	I/O	40	RS	O	60	R1	I	80	SYNT1	O

GATE ARRAY μPD65005G-062



PIN NO.	NAME	I/O	PIN NO.	NAME	I/O	PIN NO.	NAME	I/O	PIN NO.	NAME	I/O
1	NC	-	17	NC	-	33	NC	-	49	NC	-
2	NC	-	18	NC	-	34	NC	-	50	CD0	I/O
3	AD7	I/O	19	A13	I	35	CA5	O	51	CD1	I/O
4	AD6	I/O	20	A12	I	36	CA6	O	52	CD2	I/O
5	AD5	I/O	21	A11	I	37	CA7	O	53	CD3	I/O
6	AD4	I/O	22	A10	I	38	CA8	O	54	CD4	I/O
7	AD3	I/O	23	A9	I	39	CA9	O	55	CD5	I/O
8	AD2	I/O	24	A8	I	40	CA10	O	56	CD6	I/O
9	AD1	I/O	25	SEL	I (LOW)	41	CA11	O	57	CD7	I/O
10	AD0	I/O	26	Vss	-	42	CA12	O	58	Vss	-
11	Vss	-	27	Vdd	-	43	CA13	O	59	Vdd	-
12	Vdd	-	28	CA0	O	44	CA14	O	60	BATT	I (LOW)
13	ALE	I	29	CA1	O	45	MR	O	61	SENS	I (NC)
14	WR	I	30	CA2	O	46	CWR	O	62	RCS	I
15	RD	I	31	CA3	O	47	CCS	O	63	CS	I
16	A14	I	32	CA4	O	48	CRD	O	64	NC	-

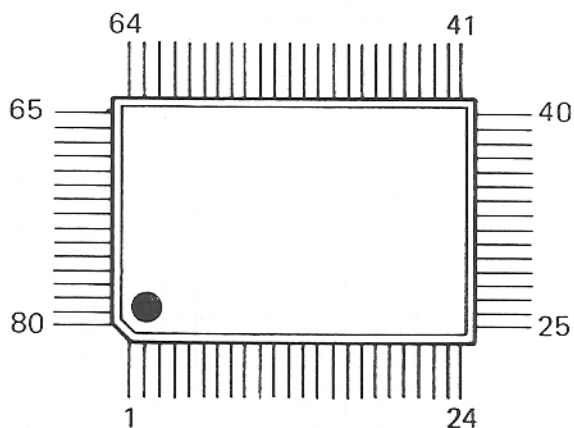
GATE ARRAY MB63H149



PIN NO.	NAME	I/O	PIN NO.	NAME	I/O	PIN NO.	NAME	I/O	PIN NO.	NAME	I/O
1	T7	O	21	BR9	I	41	AD7	I/O	61	RA1	O
2	BR0	I	22	MK9	I	42	CA8	I	62	RA10	O
3	MK0	I	23	BR10	I	43	CA9	I	63	RA2	O
4	BR1	I	24	MK10	I	44	CA10	I (LOW)	64	ROE	I/O
5	MK1	I	25	RES	I	45	CS	I	65	RA3	O
6	BR2	I	26	EXCK	I/O	46	XT1	I	66	RWE	O
7	MK2	I	27	E	I (HIGH)	47	XT2	O (NC)	67	RA4	O
8	BR3	I	28	INT	O	48	ASEL	O (NC)	68	RA9	O
9	MK3	I	29	AS	I	49	MOD1	I (HIGH)	69	RA5	O
10	BR4	I	30	CRES	O (NC)	50	MOD2	I (LOW)	70	RA8	O
11	MK4	I	31	CRNW	I	51	RD3	I/O	71	RA6	O
12	Vss	-	32	SRCK	O (NC)	52	Vss	-	72	RA7	O
13	BR5	I	33	Vdd	-	53	RD4	I/O	73	Vdd	-
14	MK5	I	34	AD0	I/O	54	RD2	I/O	74	T0	O
15	BR6	I	35	AD1	I/O	55	RD5	I/O	75	T1	O
16	MK6	I	36	AD2	I/O	56	RD1	I/O	76	T2	O
17	BR7	I	37	AD3	I/O	57	RD6	I/O	77	T3	O
18	MK7	I	38	AD4	I/O	58	RD0	I/O	78	T4	O
19	BR8	I	39	AD5	I/O	59	RD7	I/O	79	T5	O
20	MK8	I	40	AD6	I/O	60	RA0	O	80	T6	O

IC DATA

REVERB CUSTOM IC MB87126-006

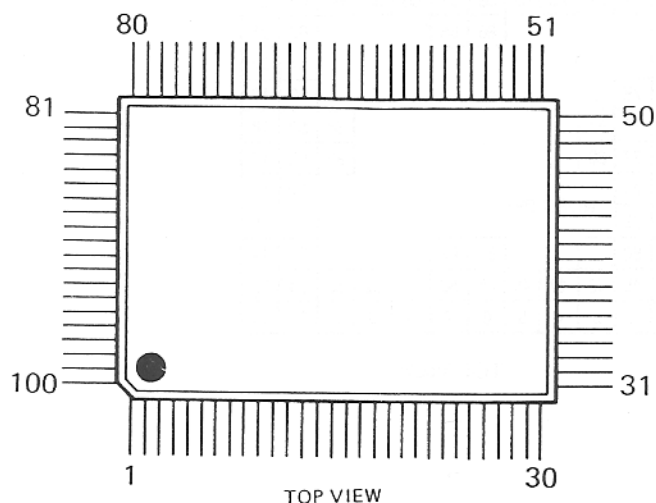


TOP VIEW

PIN.NO.	PIN NAME	I/O	DESCRIPTION	PIN.NO.	PIN NAME	I/O	DESCRIPTION
1, 2, 66~72, 74~80	DC0-15	O	Data output for chorus chip and DAC D/A へのデータ、コーラス・データ出力端子	20	LOAD	O	Sync signal output シンク信号出力端子
3	STRT	I	Pulled low GND にプルダウン	21	SYNC	I	Sync signal input シンク信号入力端子
4	DIN	I	Pulled low GND にプルダウン	22	INCK	I	Data latch clock input for initialization イニシャライズ時のデータ・ラッチ・クロック入力端子
5	CLEA	I	Pulled low GND にプルダウン	23	ERCL	I	Busy veset output Busy 解除用端子
6~10	RD0-4	O	Control output for enable and for S/H and Lower for bit D/A Conversion コントロール出力端子 イネーブル、S/H、D/A (下 4 bit)	24	BUSY	O	Serial data transfer error output (Parity check) シリアル・データ転送エラー出力 (パリティ・チェック)
11	RSET	I	Pulled low GND にプルダウン	25	SXD	I	Serial data input シリアル・データ入力端子
12, 15, 36, 52, 65	Vss	-	GND	26	SCK	I	Serial data read-in clock input シリアル・データ取込みクロック入力端子
13	SLRO	I	Pulled low GND にプルダウン	27-32, 34, 35	DAO-7	O	Connect to RAM address bus RAM アドレス・バス
14	MSCK	I	Master clock input マスター・クロック入力端子	37	RAS	O	Row address strobe output ロー・アドレス・ストローブ
16	SLCK	O	Not used 未使用	38	WE	O	DRAM write pulse output DRAM ライト・パルス出力端子
17	TEST	I	Pulled low GND にプルダウン	39	CAS	O	Column address strobe output コラム・アドレス・ストローブ
18	TMB	O	Time base signal output タイム・ベース信号出力端子	40-51, 53-64	DRO-23	I/O	Connect to RAM data bus Synth and Chorus data input RAMデータ・バス、シンセ、コーラスデータ入力端子
19, 33, 73	VDD	-	+5 V				

CHORUS CUSTOM IC

MB87137



PIN NO.	PIN NAME	I/O	DESCRIPTION	PIN NO.	PIN NAME	I/O	DESCRIPTION
1	RES	I	Reset input : pulled up to V_{DD} リセット入力端子 V_{DD} にプルアップ	61	\overline{WE}	O	SRAM write pulse output SRAM 用 ライト・ハルス出力端子
2	E	I	Chip enable input : pulled up to V_{DD} チップ・イネーブル入力端子 V_{DD} にプルアップ	71	\overline{OE}	O	SRAM out enable output SRAM 用 アウトプット・イネーブル出力端子
3, 28, 53, 78	V_{DD}	-	+5V	75	\overline{CE}	O	SRAM chip enable output SRAM 用 チップ・イネーブル出力端子
4	CS	I	Chip select input : pulled up to V_{DD} チップ・セレクト入力端子 V_{DD} にプルアップ	77, 80-86	PD7-O	I/O	Connect to SRAM data bus SRAM テータ・バス
5	\overline{RW}	I	Write pulse input ライト・ハルス入力端子	88	X1	I	Master clock input マスター・クロック入力端子
6	\overline{RD}	I	Read pulse input リード・ハルス入力端子	89	X2	O	Not used 未使用
7	\overline{CS}	I	Chip select input チップ・セレクト (LOW) 入力端子	91	ROMT	I	Pulled IOW テスト端子 GND にプルダウン
8-10	A0-2	I	Connect to CPU address bus CPU とのアドレス・バス	92	RAMT	I	
11-14, 16-19	D0-7	I/O	Connect to CPU data bus CPU とのデータ・バス	93	CTRT	I	
15, 40, 65, 87, 90	V_{SS}	-	GND	94	THRU	I	
20	\overline{DOE}	I	Data out enable input データ・アウトプット・イネーブル入力端子	95	ECTL	I	External control select input : pulled up to V_{DD} エクスターナル・コントロール・セレクト入力端子 V_{DD} にプルアップ
21	INCK	I	Input data latch clock input データ入力ラッチクロック入力端子	96	ADDA	I	Pulled low テスト端子 GND にプルダウン
22	SIN	I	Sync input : pulled up to V_{DD} シンク信号入力端子 V_{DD} にプルアップ	97	OFST	I	Offset binary select input : pulled up to V_{DD} オフセット・バイナリー・セレクト V_{DD} にプルアップ
23	SOUT	O	Sync output シンク信号出力端子	98	PSFT	I	Pulled low テスト端子 GND にプルダウン
24	LRS	I	L/R select input L/R セレクト	99	LHLD	O	Signal output for S/H : not used S/H 用信号出力端子 未使用
25-27, 29-39, 41-42	IO-15	I	Data input データ入力端子	100	RHLD	O	Signal output for S/H : not used S/H 用信号出力端子 未使用
43-52, 54-59	O0-15	O	Data output データ出力端子				
60, 62-64, 66-70, 72-74, 76-79	RA0-13	O	Connect to SRAM address bus RA13 not used SRAM アドレス・バス RA13 未使用				

TEST MODE

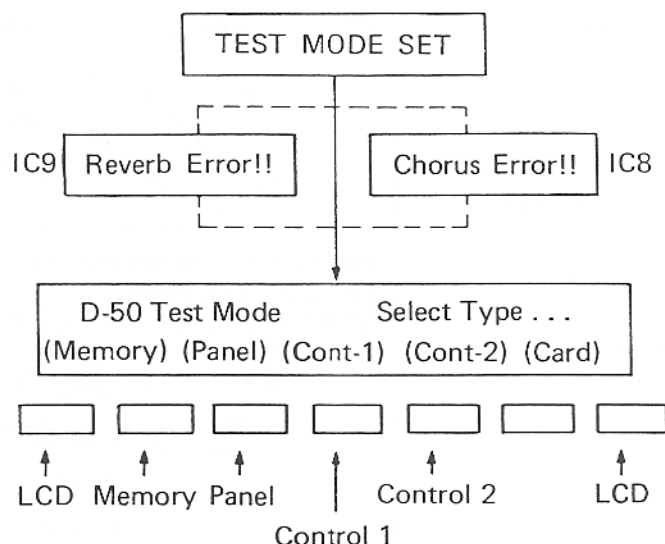
CAUTIONS

Leave all sockets and card slot except for AC inlet Disengaged.

Hold "0" (Ten-keypad) and DECREMENT then turn the power on. The display will show Test Mode menu.

テストを行なう前は、ペダルの接続やメモリー・カードを挿入しない。

TEN KEY の 0 と DECREMENT を押しながら電源を入れると、テスト・メニュー画面が表示される。



Test Mode menu
テスト・モード・メニュー

If instead, an error message as shown by dotted line is displayed, there may be a problem with the respective IC. Pressing EXIT will force the test to go to the menu.

Without an error, the Test Mode menu should appear. The five buttons just below the LCD will serve as test routine selector. U-TONE EDIT (Card) has no effect in this test. Any test can be repeatedly performed.

Buttons for returning to Test Mode menu.

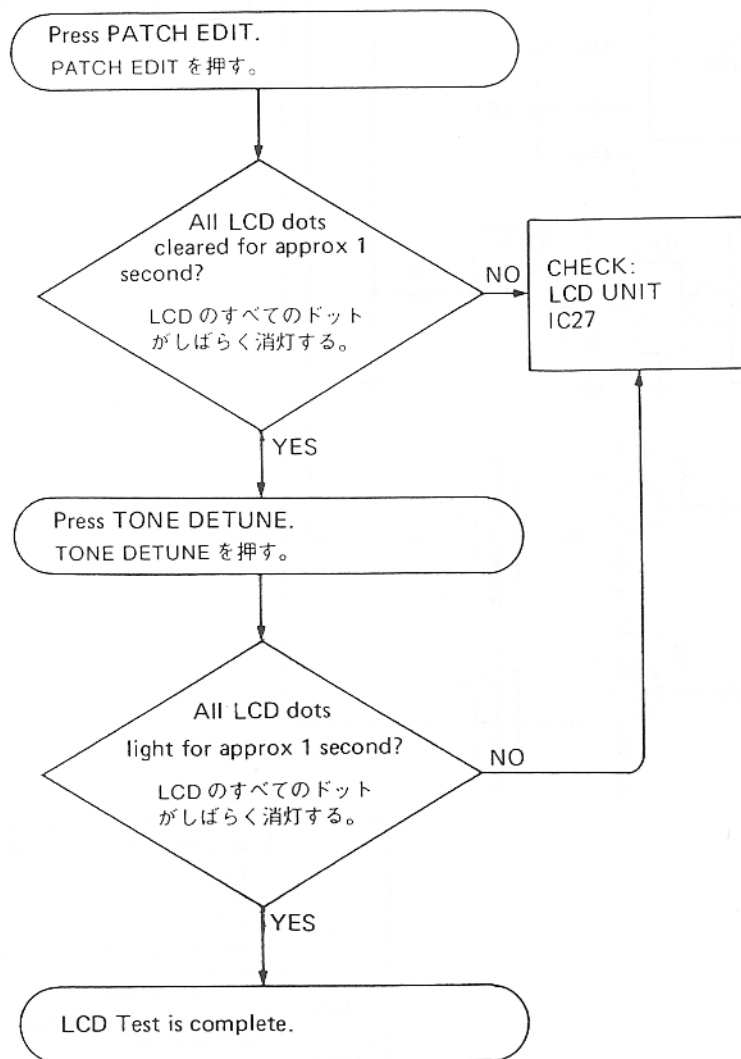
- During Panel Test Press and hold SHIFT then PATCH EDIT.
- During Other Tests Press EXIT.

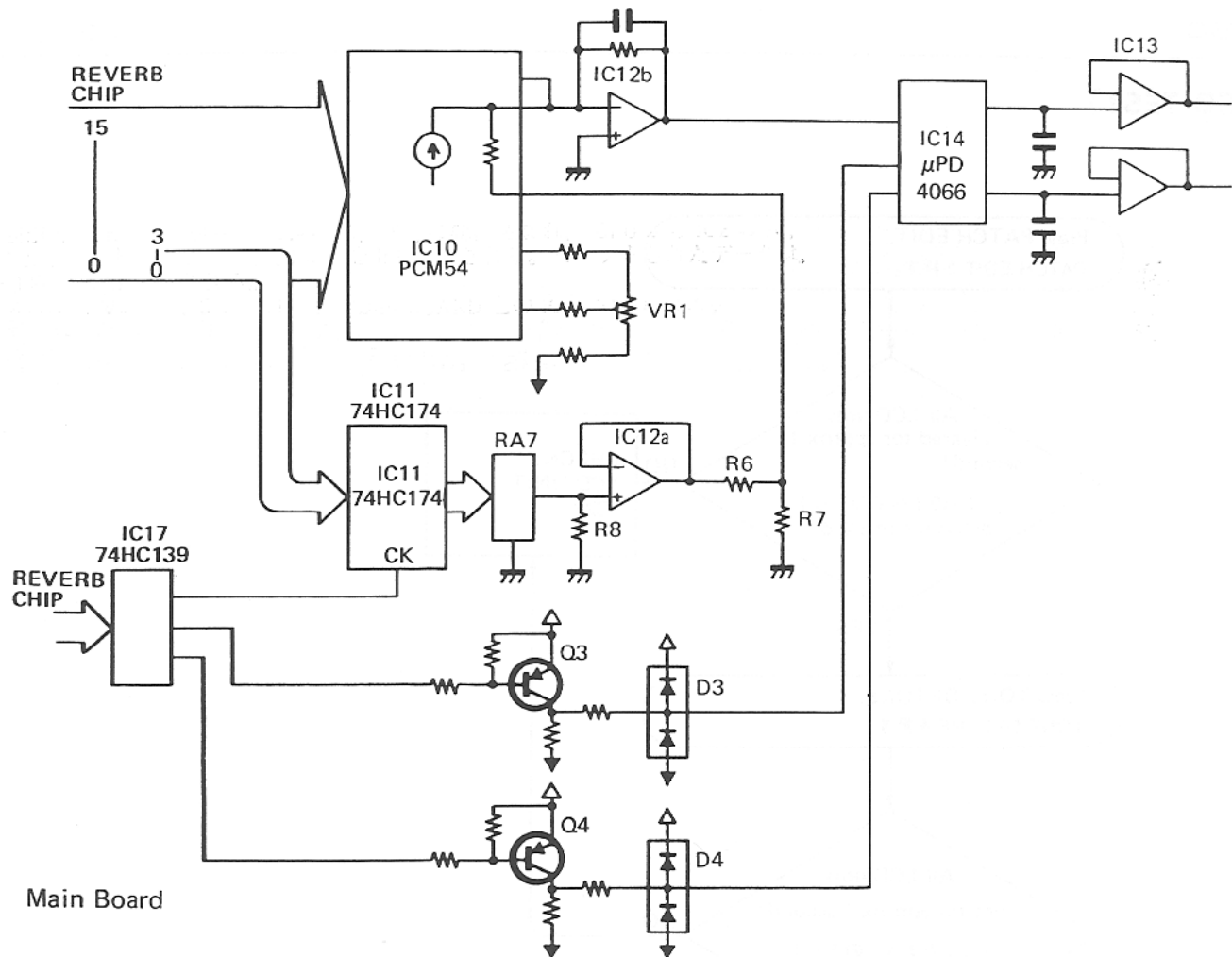
エラー・メッセージが表示された時は、該当する IC 周辺の不良を確認する。そのまま次のステップへ進む時は、EXIT を押す。

テスト・メニュー画面には、各テスト項目が表示される。画面のボタンでテスト項目を選択し、以下の操作でそれぞれのテストを行なう。(同一テストを繰り返して行なえる)

テスト・メニュー画面への戻り方

Panel Test SHIFT を押しながら PATCH EDIT を押す。
その他 EXIT を押す。

[LCD TEST]



IC10	Upper 16 bits D/A Conversion 上位16 bit D/A 変換
IC11	Lower 4 bits data latch 下位 4 bit データ・ラッチ
RA7	Lower 4 bits D/A Conversion 下位 4 bit D/A 変換
IC12a R6 R7 R8	Lower 4 bits Weighing 下位 4 bit の重み付け
VR1	MSB Weight adjuster MSB 重み調整
IC12b	I/V Conversion I/V 変換
IC14	Analog switch ; separates UPPER and LOWER UPPER と LOWER の信号に分ける アナログ・スイッチ
Q3 , D3 Q4 , D4	LEVEL SHIFTER
IC17	DECODER
IC13	S/H

The outputs from controls shown in the table are of analog value. They are first selected among them at bender board IC2 output by a code A, B and C. The analog output fed through IC3b to the CPU pin 33 is converted to the corresponding digital value by the CPU's internal DAC. The reference voltage (V_{REF}) for A/D conversion is being originated at IC4a of the bender board.

A/Dの変換

以下に示すコントロール機能の変化は、BENDER BOARD 上の IC2(4051) に読み込まれ、CPU から IC2 の A, B, C に与えられる 3bit のデータによって、どれを A/D 変換するかをセレクトされる。セレクトされたデータは、IC3b を通じて CPU に送られ、CPU 内で A/D 変換される。

A/D 変換の基準となるリファレンス電圧 ($V_{REF} + 4.5V$) は、BENDER BOARD 上の IC4a で作られる。

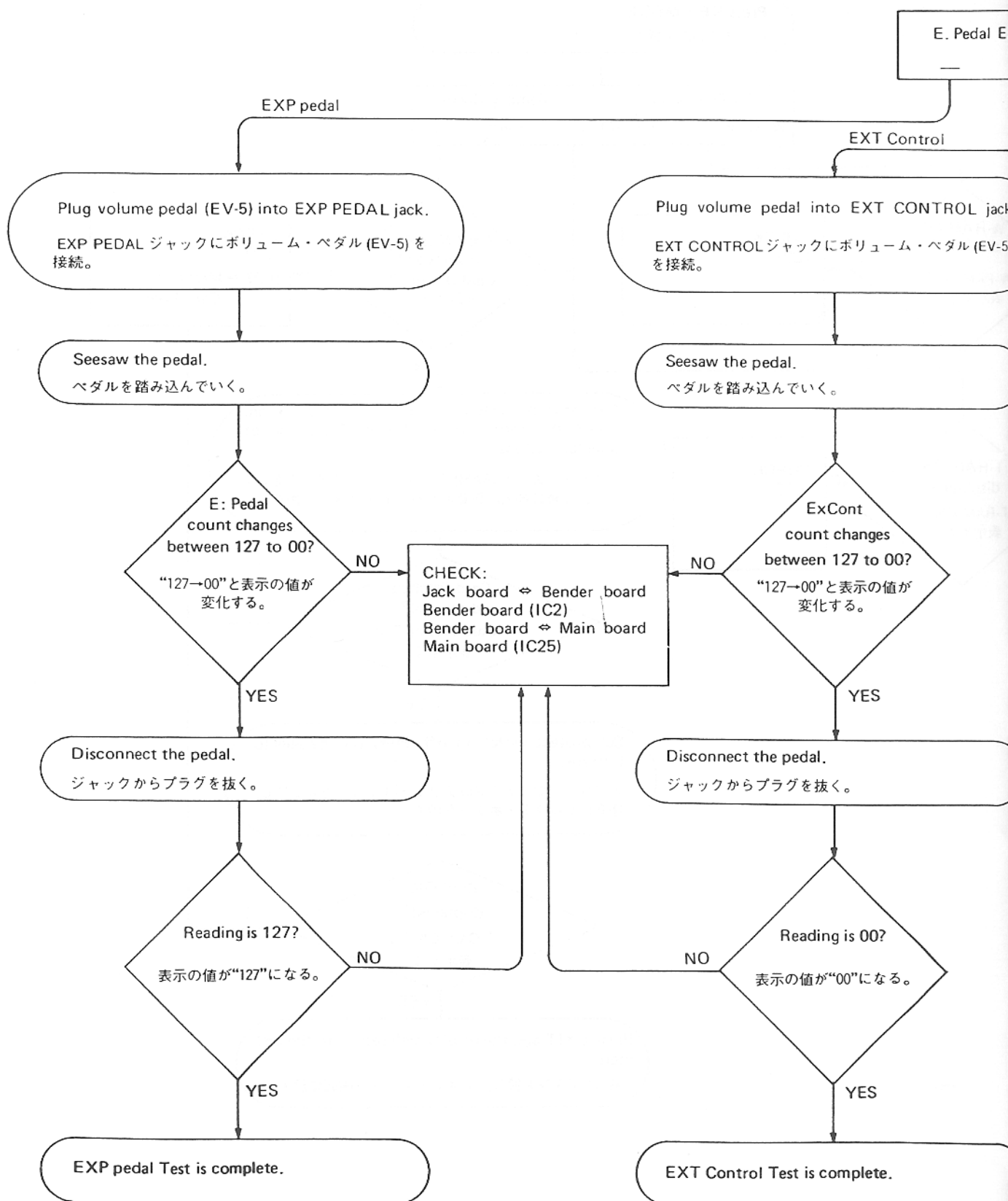
Analogue Control Voltages vs Digital Values

Control	Test Point BENDER BOARD(IC2)	Analogue Reading and Digital Reading 電圧変化 (テスト・モード時の数値)
MODULATION	Pin 5	Off 定常時 0V(00) → 4.8V (127) Pressed 押す
PITCH BENDER	Pin 1 or 13	<p>Tilting toward right will produce a random rectangular. To the left a DC voltage. 右へ傾けたとき、矩形波状の電圧が出る。(ランダム周期)</p>
JOYSTICK	Pin 14	
	Pin 15	
AFTERTOUCH	Pin 4	Off 定常時 0V(00) → 4.7V (127) Pressed 押す AFTERTOUCH at the top AFTERTOUCH ボリューム最大
EXT CONT	Pin 2	<p>pedal disengaged = 0V ペダルを接続しない状態 = 0V</p>
EXP PEDAL	Pin 12	<p>pedal disengaged = V_{REF} ペダルを接続しない状態 = V_{REF}</p>

CONTROL TEST

Press L-T
L-TONE

E. Pedal E



ONE EDIT.

EDIT を押す。

See NOTE (P. 13)

注 参照 (P. 13)

Cont P.Hold Pedal SW

Pedal SW

Pedal Hold

Plug pedal switch (Dp-2, or Dp-6) into PEDAL HOLD jack.

PEDAL HOLD ジャックにペダル・スイッチ (DP-2 または DP-6) を接続。

P. Hold displays ON and OFF as the pedal is repeatedly switched?
ペダルを踏むと“ON”, 離すと“OFF”と表示する。

NO

CHECK:
Jack board
Jack board ⇄ Main board
Main board (IC25)

YES

Disconnect the pedal.

ジャックからプラグを抜く。

P. Hold indicates OFF?

表示が“OFF”になる。

NO

YES

Pedal Hold Test is complete.

Plug pedal switch (Dp-2, or Dp-6) into PEDAL SWITCH jack.

PEDAL SW ジャックにペダル・スイッチ (DP-2 または DP-6) を接続。

Pedal SW shows ON and OFF as the pedal is trod and released?
ペダルを踏むと“ON”, 離すと“OFF”と表示する。

NO

CHECK:
Jack board
Jack board ⇄ Main board
Main board (IC25)

YES

Disconnect the pedal.

ジャックからプラグを抜く。

Pedal SW shows OFF?

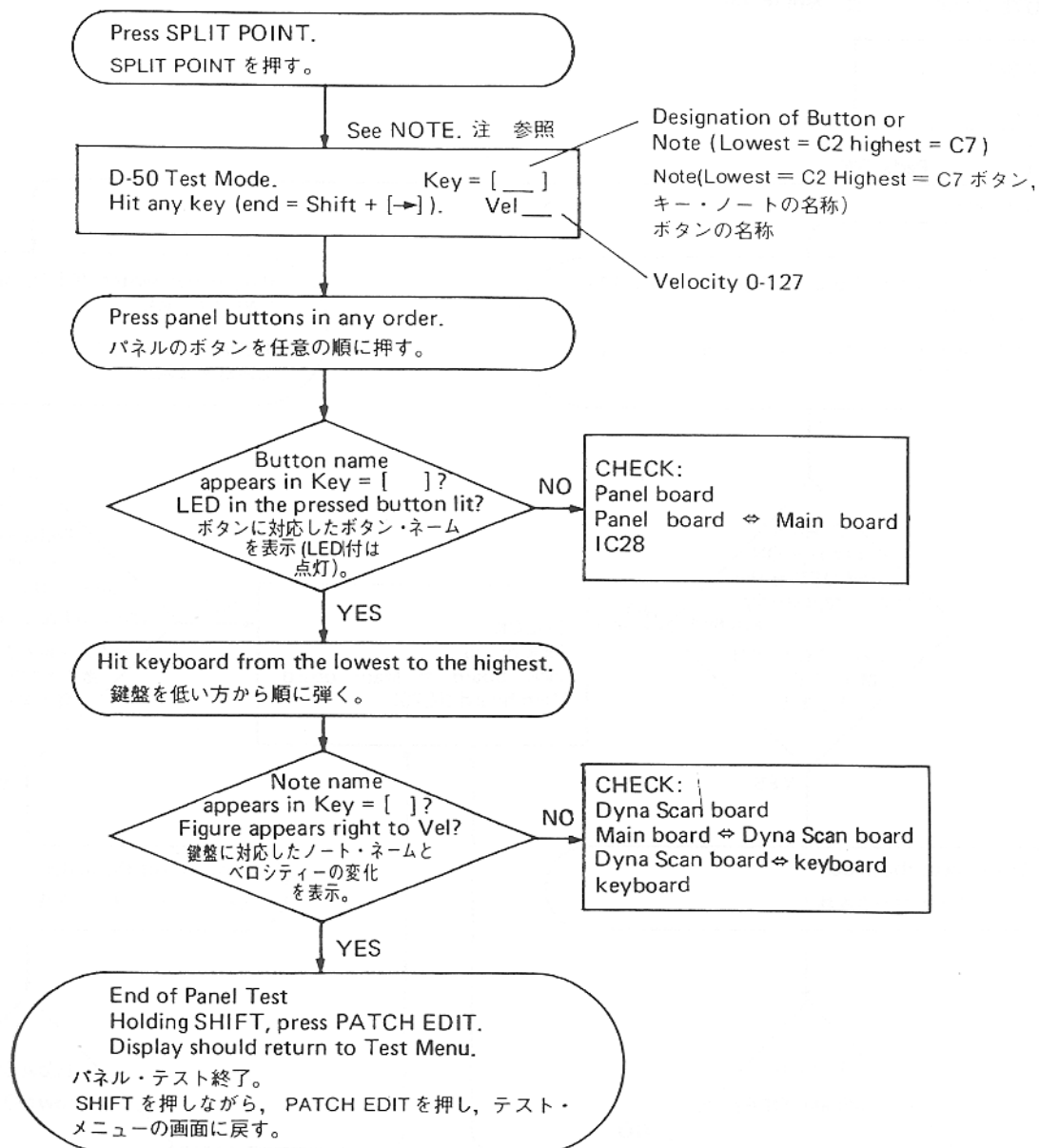
表示が“OFF”になる。

NO

YES

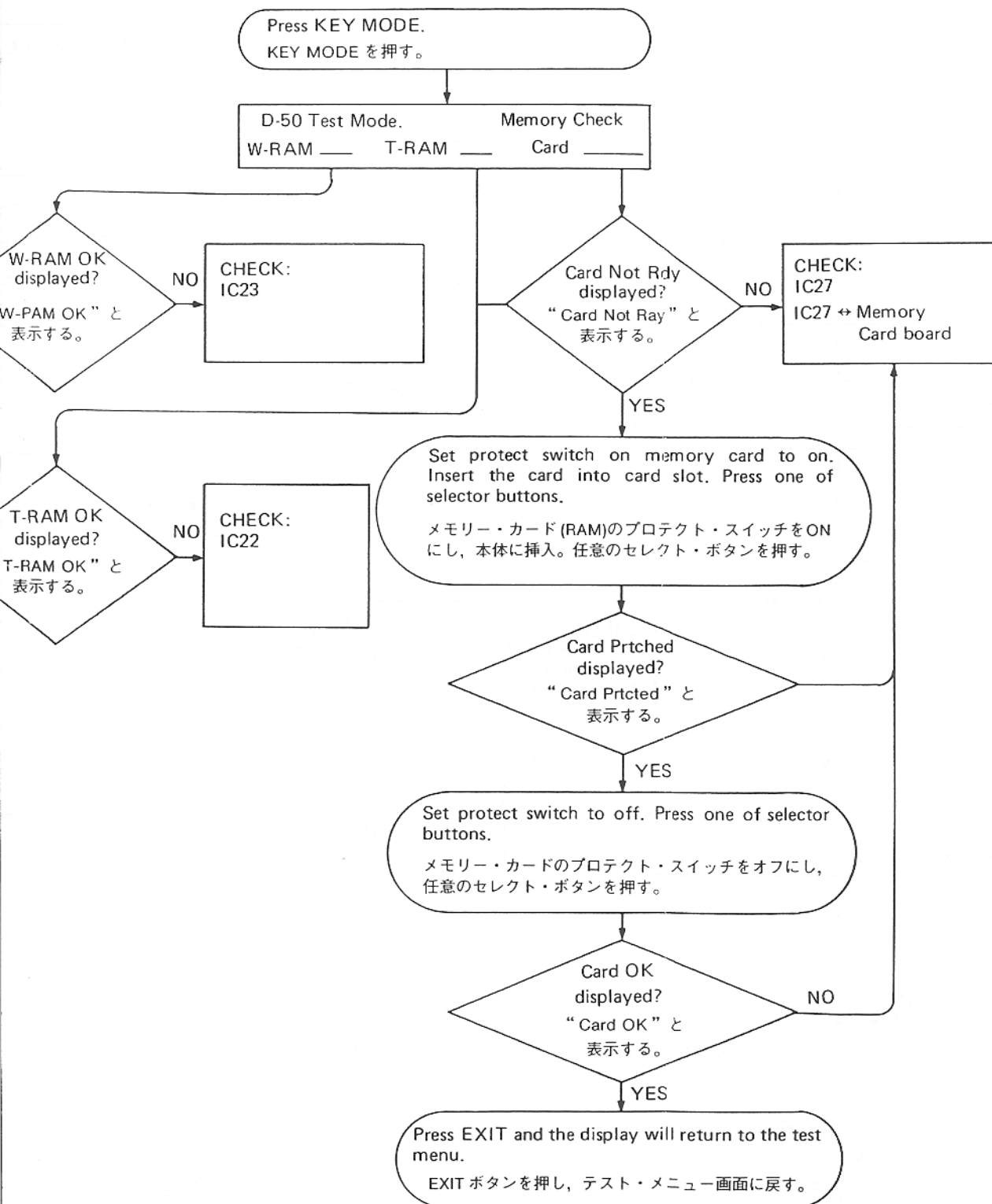
Pedal Switch Test is complete.

〔PANEL TEST〕



NOTE: Default values should be empty. Any figure indicates defective in corresponding circuit.

注 画面を呼び出した時は、数値は表示しない。
何らかの数値が表示された時は、該当する箇所をチェック。



Press TONE BALANCE.
TONE BALANCE を押す。

See NOTE (P. 13) 注 参照 (P. 13)

Bender Mod After Stick-X Stick-Y

Joy stick

Aftertouch

Modulation

Tilt Bender lever to the right.
ベンダー・レバーを右に傾けていく。

Bender
count
increments from
+00 to +127?
“+00→+127”と表示の
値が変化する。

NO

CHECK:
Bender unit ⇔ Bender board
Bender board (IC2)
Bender board ⇔ Main board
Main board (IC25)

YES

Tilt Bender lever to the left.
ベンダー・レバーを左に傾けていく。

Bender
count
decrements from
+00 to -127?
“+00→-127”と表示の
値が変化する。

NO

YES

Bender
count is 00
with the lever at
neutral?
ベンダー・レバーを傾け
ない状態で“+00”
になる。

NO

YES

Bender Test is complete.

Push Bender lever to MODULATION.
ベンダー・レバーをモジュレーション側へ傾けていく。

Mod count
increments from
00 to 127?
“00→127”と表示の値が
値が変化する。

NO

CHECK:
Bender unit ⇔ Bender board
Bender board (IC2)
Bender board ⇔ Main board
Main board (IC25)

YES

Mod count
is 00 with the
lever released?
ベンダー・レバーを傾け
ない状態で“00”
になる。

NO

YES

Modulation Test is complete.

Raise AFTER
on the keybo
アクター・タ
任意のキーを

Holding the
AFTERTOU
キーを強く押え
ミを下げていく

With all keys
AFTERTOU
キーを押えない
上下に動かす。

Aftertouch

TOUCH knob to top. Press a key
d with an increasing force.

・コントロール・ツマミを最大にし、
く押えていく。

After count
varies from 00
to 127?
"00→127"と表示
の値が変化
する。

NO

CHECK:
Keyboard ⇄ Bender board
Bender board (IC2)
Bender board ⇄ Main board
Main board (IC25)

YES

key at 127 pressure, lower
H knob to the bottom.

た状態(127)で、AFTER TOUCH ツマ

After count
Varies from 00
to 127 ?
"00→127"と表示
の値が変化
する。

NO

YES

on the keyboard off (00), move
H knob up and down.

状態(00)で AFTER TOUCH ツマミを

After count
remains 00?
"00"のまま変化
せず。

NO

YES

Test is complete.

Tilt joy stick from left to right.

ジョイスティックを左から右に動かす。

Stick-X
count increases
from 00 to 127?
Stick-X の値が"00→
127"と変化する。

NO

CHECK:
Joy stick ⇄ Bender board
Bender board (IC2)
Bender Board ⇄ Main board
Main board (IC25)

YES

Move stick from bottom to top.

ジョイスティックを下から上に動かす。

Stick-Y
count reads 00
then up to 127?
Stick-Y の値が"00→
127"と変化する。

NO

YES

Joy stick Test is complete.

End of Control Test1.

Press EXIT and the display will return to the
Test Menu.

コントロール・テスト1 終了後は、EXIT を押してテス
ト・メニュー画面に戻す。

IDENTIFYING ROM (IC22) VERSION NUMBER

Hold "0" button on Ten-keypad and INCREMENT then switch the power on. The display should show the current ROM version number, as well as acknowledgment, then the instrument will enter into normal play mode.

バージョン・ナンバーの確認

TEN KEY と INCREMENT を押しながら、電源オン。しばらく下記の画面が表示された後、プレイ・モードの表示になる。

Version number

Ver. 0000
Thanks to Eric & Adrian. *****

ADJUSTMENT

1. LCD Contrast

1-1. Adjust VR2 (Main board) so that the LCD would give the best visibility to the keyboard player.

2. DAC

With monitor system connected to OUTPUT jack (U or L).

2-1. Hold "0" (Ten-keypad) and WRITE then switch the power on. The LCD should read:

***** L.A. Chip Test Mode V000*****
Press [COMPARE] for D/A Adjustment mode.

2-2. Press COMPARE and the instrument will enter into adjustment mode. The unit will show a test title while generating a low level test sound.

CAUTION

Don't touch UPPER (PARTIAL BALANCE) button. Pressing this button will generate a greater output (10V max).

調整

1. LCD コントラスト調整

通常の演奏状態の位置から文字がよく見える程度に VR2 で調整。

2. D/A 調整

アウトプット・ジャックにアンプを接続。

① TEN KEY の 0 と WRITE を押しながら電源オン。

② COMPARE を押すと、調整モードになる。
(下表の表示になるとともに、微小レベルの調整音が発音される。)

注意!! UPPER (PARTIAL BALANCE) は押さないで下さい。
アウトプットから 10V が出力されます。

***** L.A. Chip Test Mode V000*****
/*D/A Adjustment */

2-3. Raise VOLUME to top.

2-4. Adjust VR1 (Main board) for the minimum distortion.

2-5. Turn the power off.

③ VOLUME ツマミを最大にする。

④ VR1 で、歪が最小になるように調整。

⑤調整終了後は、電源をオフにする。

RECOVERING TONE RAM DATA

When the backup battery or RAM (IC24) has been replaced, take the following steps.

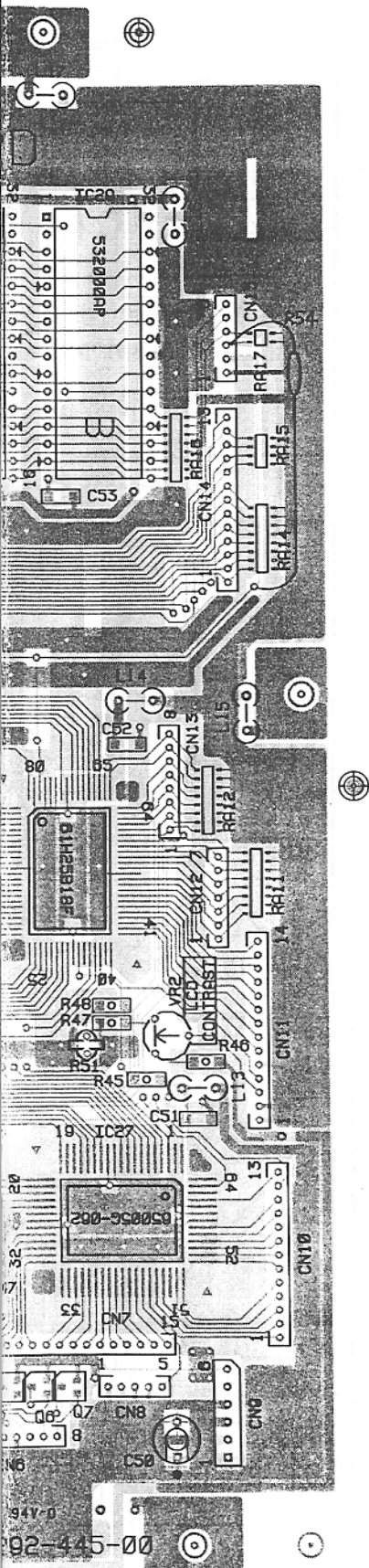
1. (Refer to D-50 Owner's Manual, Advance Course Page 66) Transfer PATCH and REVERB TYPE (17-32) data from the memory card (PN-D-50-00) to the internal memory.
2. Hold "0" (Ten-keypad) and DATA TRANSFER, then turn the power on. TUNE/FUNCTION and MIDI function data from ROM (IC22) will be stored into the RAM. The LCD will read "Complete" and then normal play mode message.

データの設定

バッテリーや TONE RAM (IC24) の交換などで、TONE RAM のデータが失われた場合に次の操作を行なう。

1. パッチやリバーブ・タイプ (17-32) のデータは、D-50 のオーナーズ・マニュアル (応用編 P 66) を参照の上、メモリー・カード (PN-D50-00) から本体メモリーへデータを転送する。
2. チューン/ファンクションや MIDI ファンクションのデータは、TEN KEY の 0 と DATA TRANSFER を押しながら、電源オンにしてイニシャライズする。
Complete としばらく表示された後、プレイ・モードの表示になる。





View from component side

ADVARSEL !

Lithiumbatteri. Eksplosionsfare.
Udskiftning må kun foretages af en sagkyndig,
og som beskrevet i servicemanual.

Lithium batteri må kun udskiftes med samme type
og fabrikat.

ADVARSEL !

Lithiumbatteri. Fare for eksplotion.
Ma bare skiftes af kvalifisert tekniker som
beskrevet i servicemanualen.

Lithium batteri må kun utskiftes med samme type
og fabrikat.

VARNING !

Lithiumbatteri. Explosionsrisk.
Får endast bytas av behörig servicetekniker.
Se instruktioner i servicemanualen.

Lithium batteri för endast ersättes med samme typ
och fabrikat.

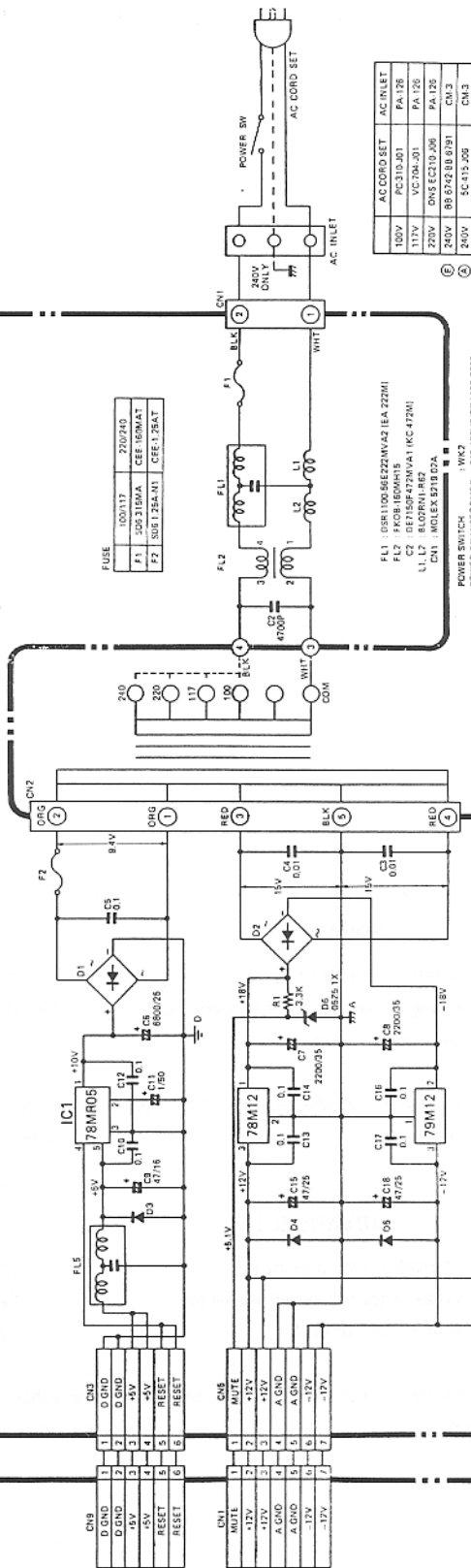
VAROITUS !

Lithiumparisto. Rajahdysvaara.
Pariston saa vaihtaa ainoastaan
alan ammottimies.

Kun vaihat lithium pariston KÄYTÄ saman valmista-
jan samaa tyyppiä.

POWER SUPPLY BOARD

76180161 00 100/117V
76180164 00 220/240V



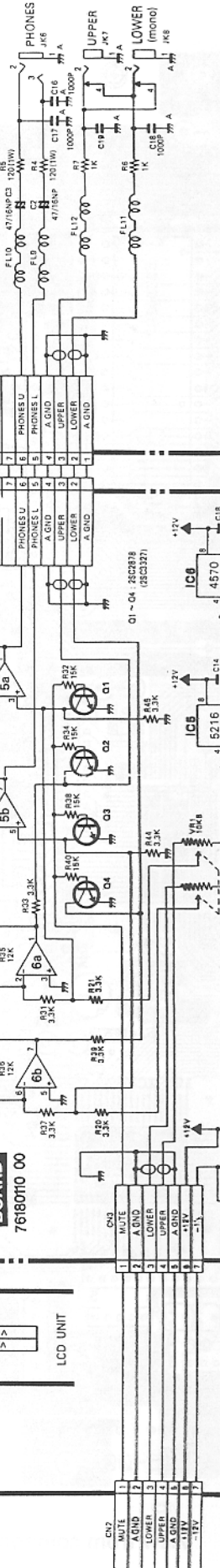
POWER TRANSFORMER : 245-480URB14F3 0005
POWER SWITCH : WK2

BENDER BOARD

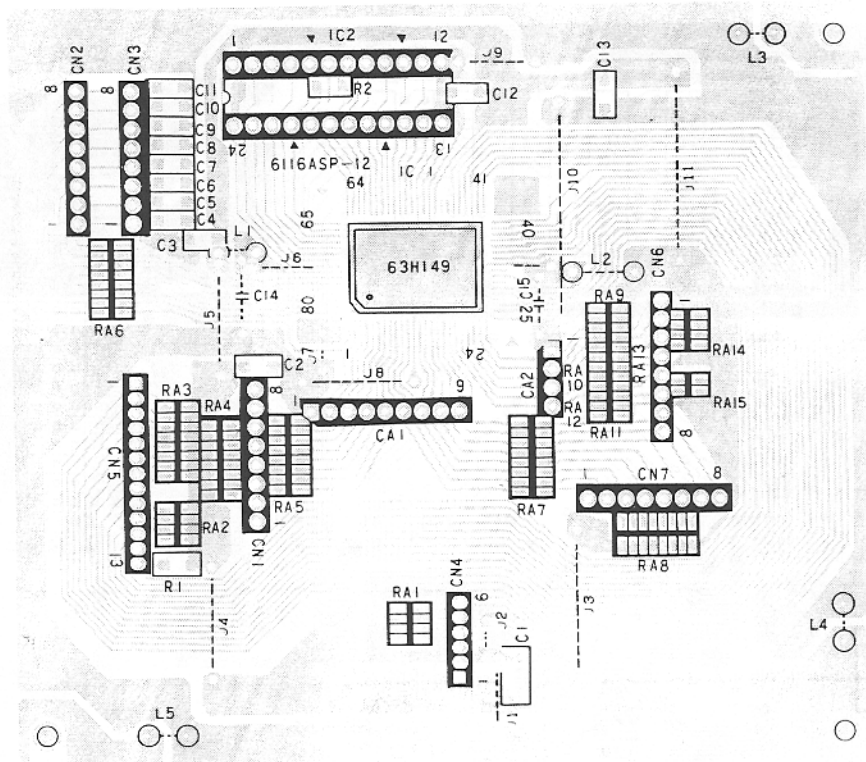
76180110 00

JACK BOARD

76180100 00

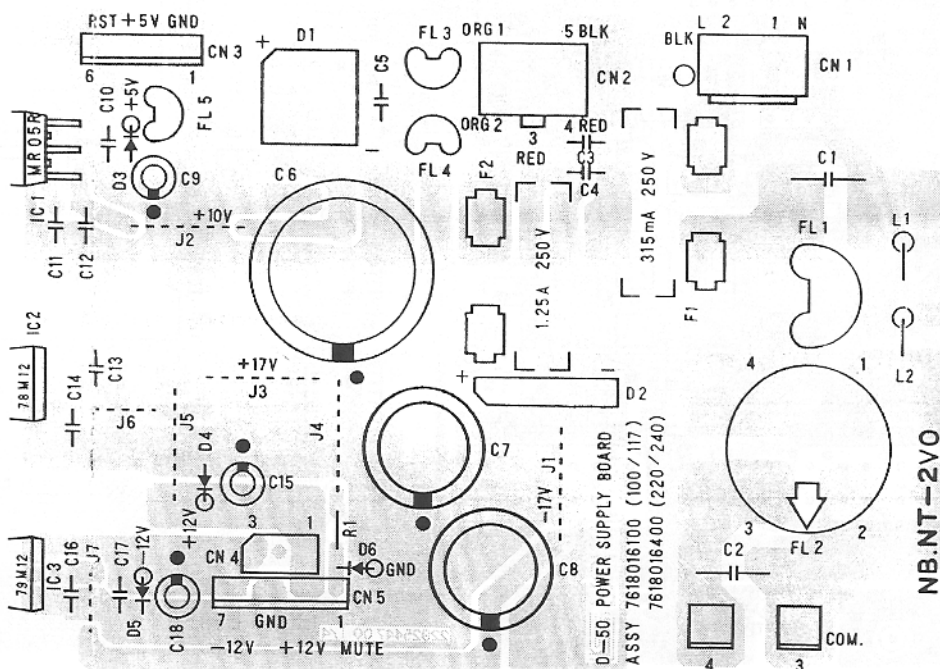


DYNA SCAN BOARD 76180150 00

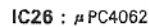


View from foil side

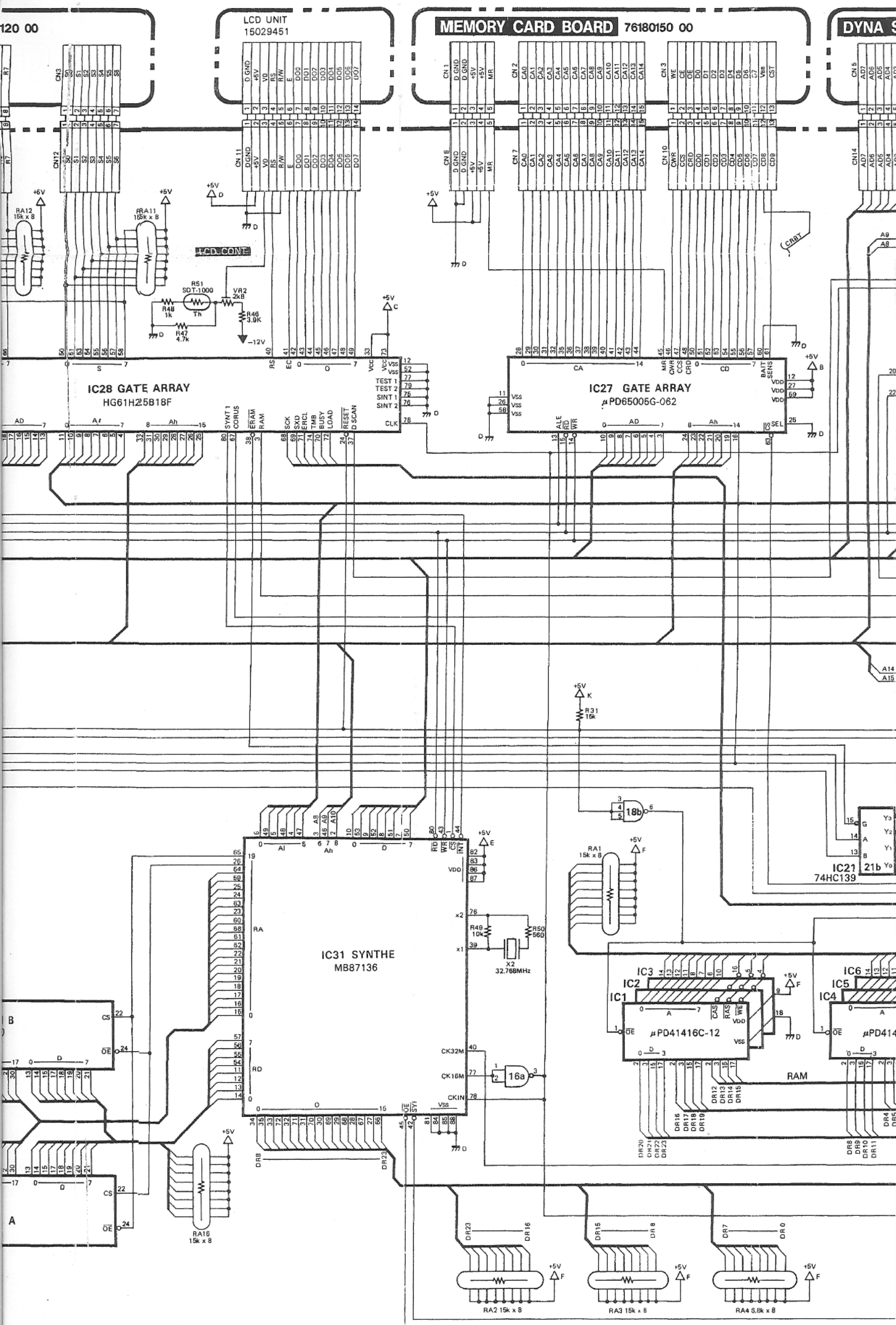
POWER SUPPLY BOARD 76180161 00 (pcb 22925447) 76180164 00



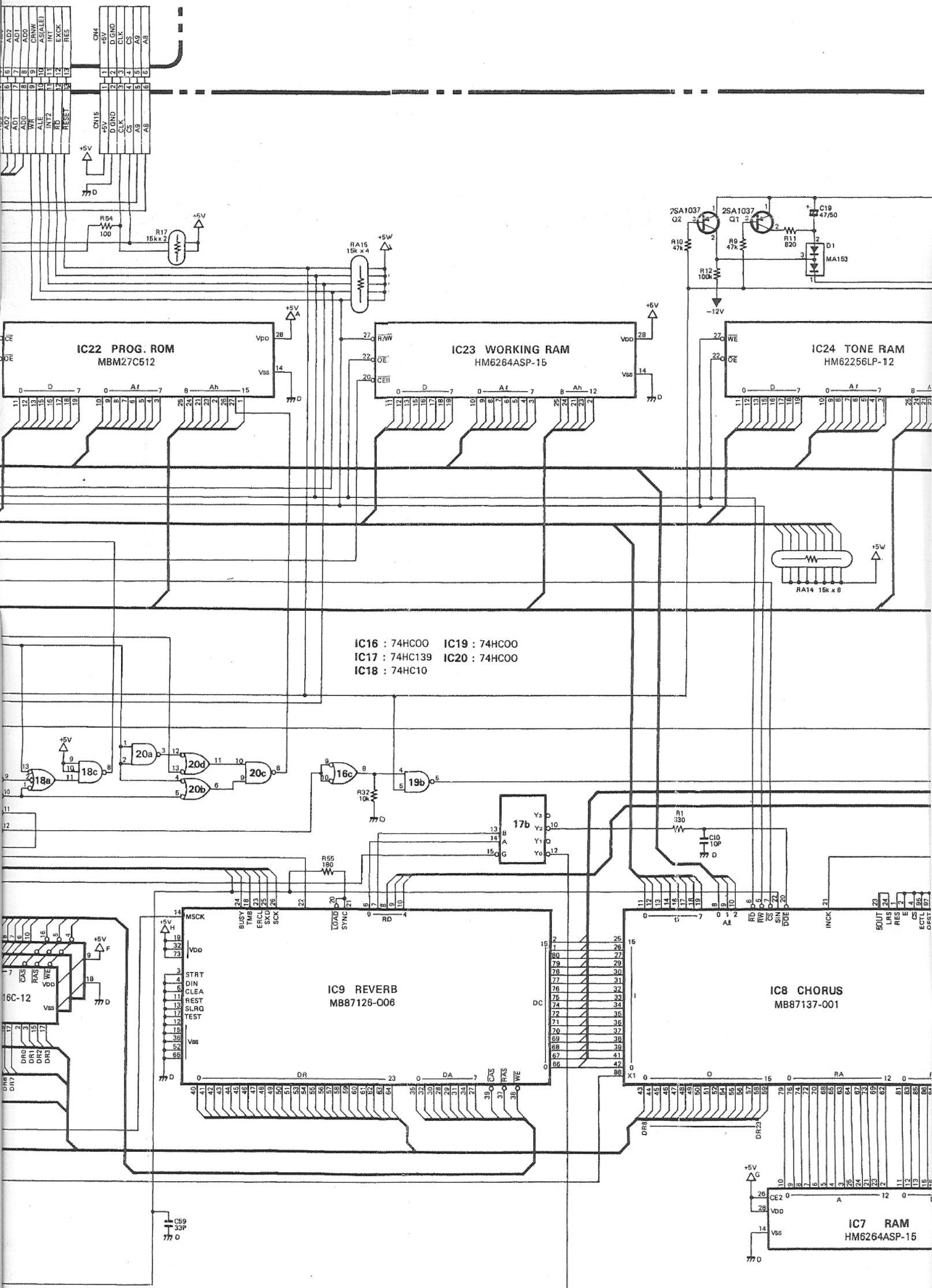
View from component side

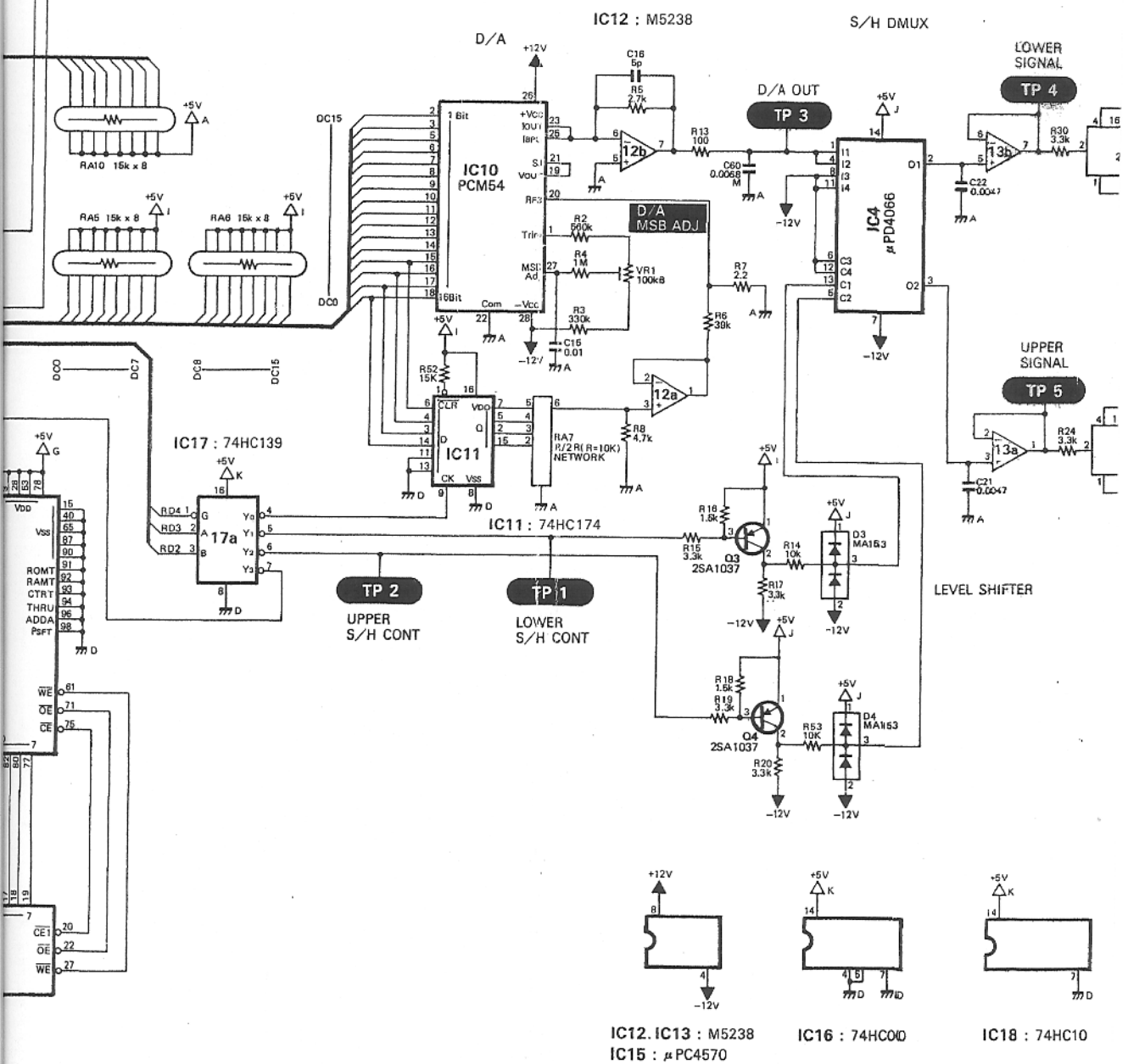
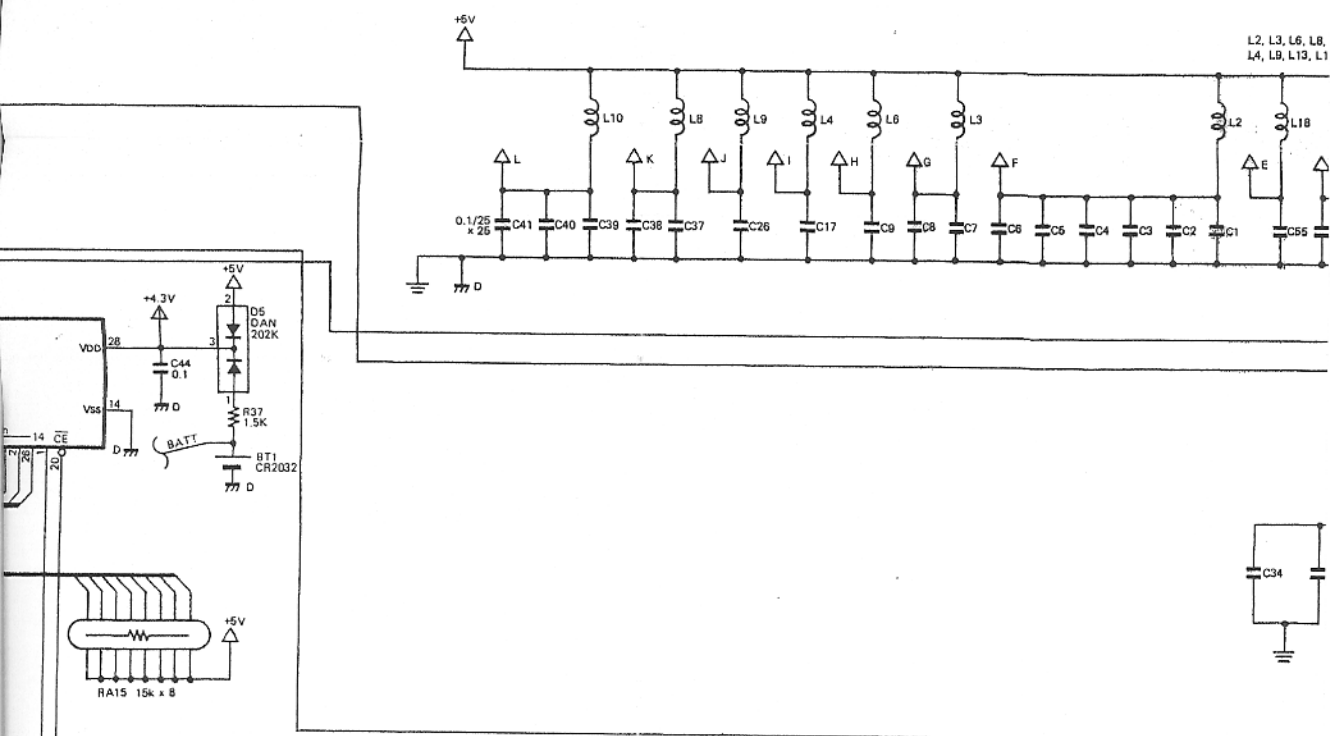


120 00



SCAN BOARD 76180150 00



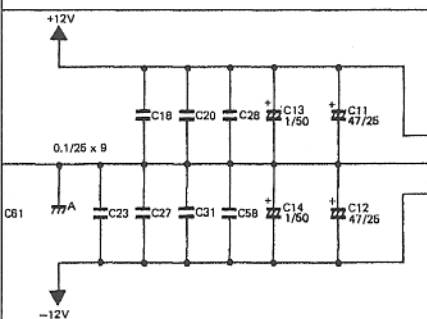
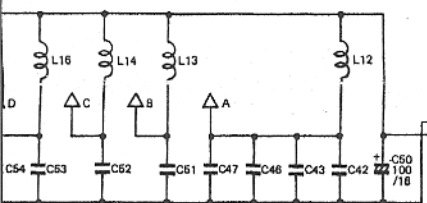


IC12: M5238
IC15: PC4570

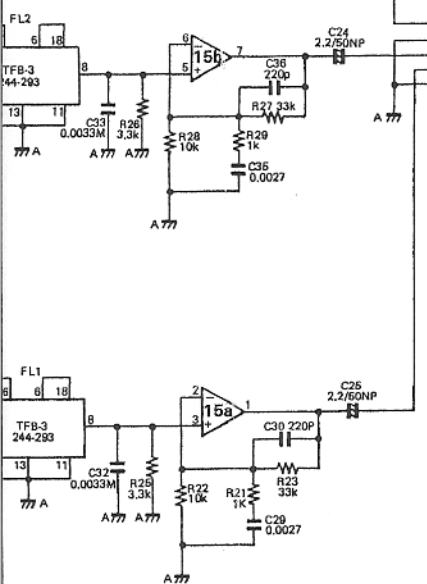
IC16: 74HC00

IC18: 74HC10

L10, L12, L18: SN3-300
4, L16: 8L03RN2-R62

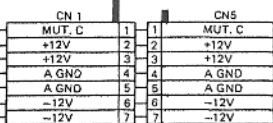
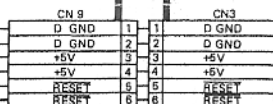


IC13 : M5238
IC15 : μ PC4570



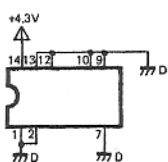
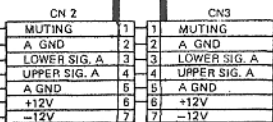
POWER BOARD

76180161 00
100/117V
76180164 00
220/240V

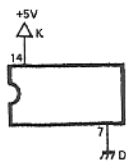


BENDER BOARD

76180110 00



IC19 : 74HC00



IC20 : 74HC00